
第六章 MOSFET的电气特性

电信学院

王红义

<http://gr.xjtu.edu.cn/web/wanghongyi>



MOSFET的电气特性



1. MOS结构
2. I/V特性：线型区、饱和区
3. 电阻、电容、简单RC模型
4. 二阶效应：
 - 1) 沟道长度调制效应
 - 2) 体偏效应
 - 3) 小尺寸效应
5. MOS 模型

MOSFET的电气特性



1. MOS结构

2. I/V特性：线型区、饱和区

3. 电阻、电容、简单RC模型

4. 二阶效应：

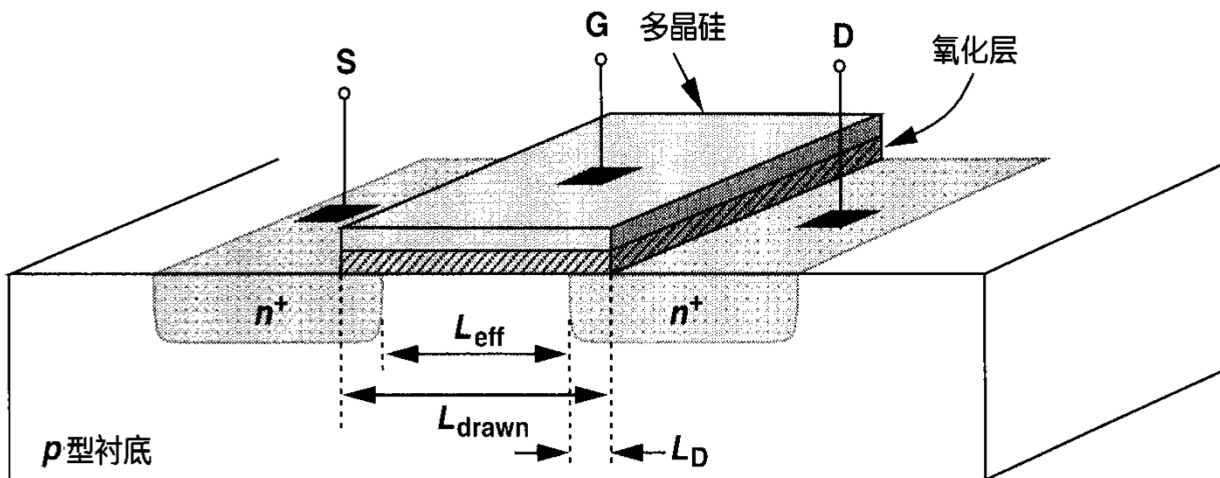
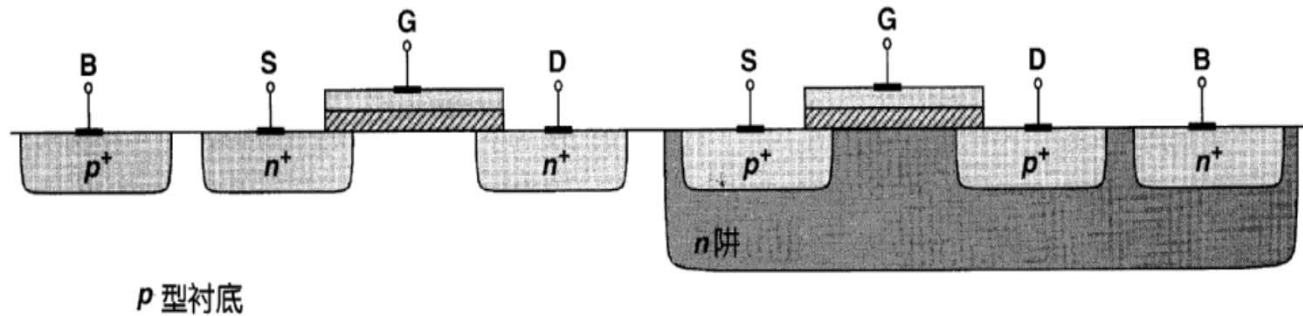
1) 沟道长度调制效应

2) 体偏效应

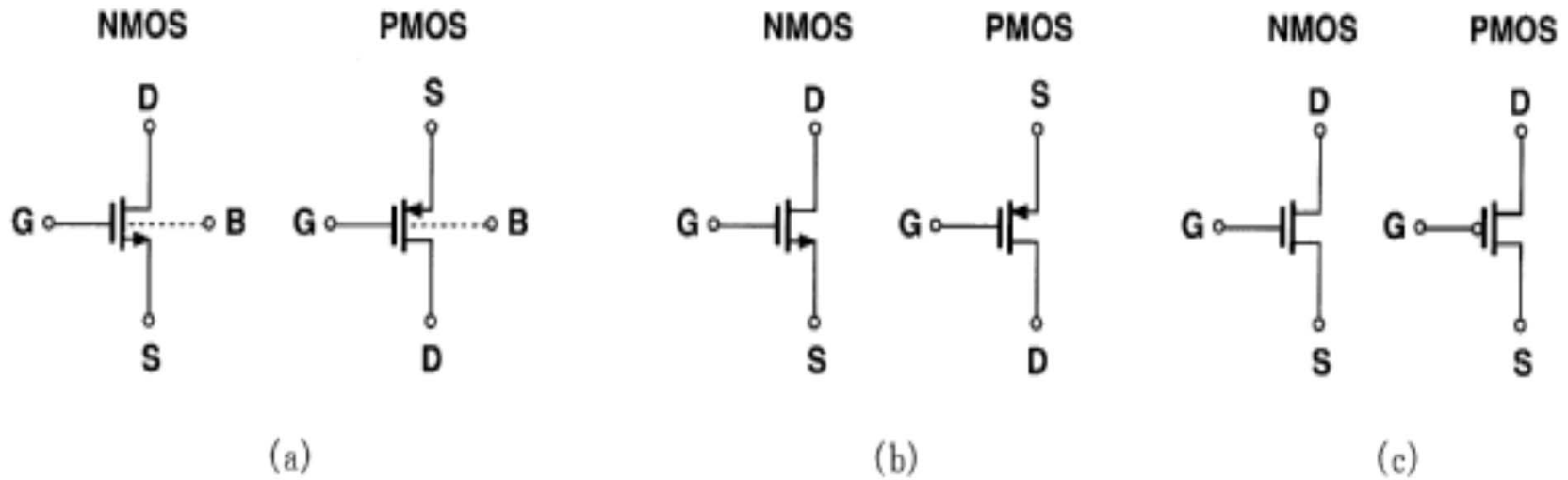
3) 小尺寸效应

5. MOS 模型

MOSFET 结构



MOS 符号

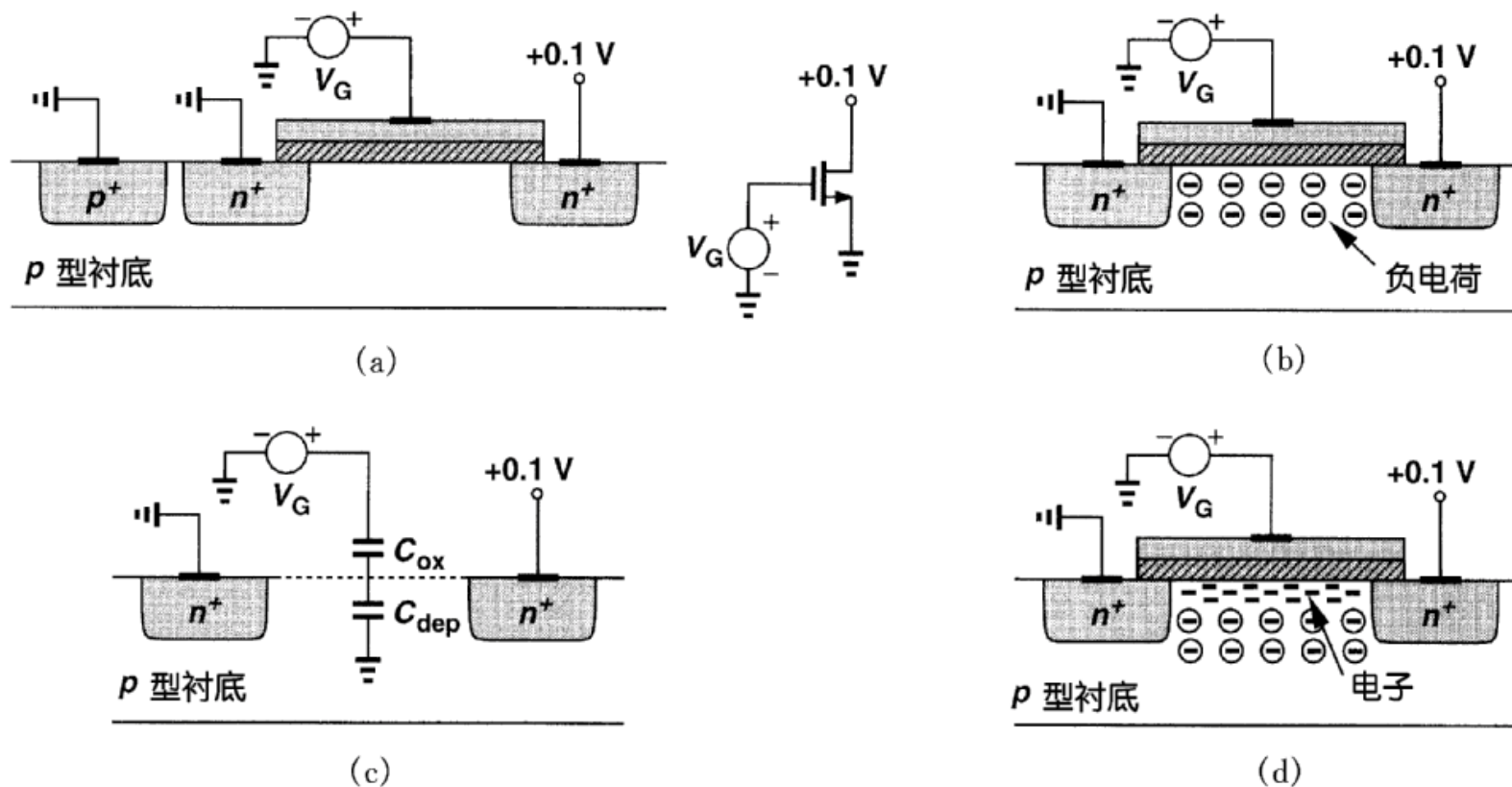


MOSFET的电气特性



1. MOS结构
2. I/V特性：线型区、饱和区
3. 电阻、电容、简单RC模型
4. 二阶效应：
 - 1) 沟道长度调制效应
 - 2) 体偏效应
 - 3) 小尺寸效应
5. MOS 模型

MOS 导电沟道的形成



(a) 由栅压控制的MOSFET (b) 耗尽区的形成
 (c) 反型的开始 (d) 反型层的形成

MOSFET工作区间与电流公式



形成沟道的条件： **NMOS**: 栅极比源（或漏）的电压高一个阈值以上。

PMOS: 栅极比源（或漏）的电压低一个阈值以上。

截止区：在源漏两端**都没有形成沟道**。

$$I_D \approx 0$$

线性区：在源漏两端**都形成了沟道**。全导通

$$NMOS, PMOS: I_D = \mu_{n,p} C_{ox} \frac{W}{L} [(V_{GS} - V_{Tn,p})V_{DS} - \frac{1}{2}V_{DS}^2] = \beta_{n,p} [(V_{GS} - V_{Tn})V_{DS} - \frac{1}{2}V_{DS}^2]$$

$$PMOS: I_D = \mu_p C_{ox} \frac{W}{L} [(V_{SG} - |V_{Tp}|)V_{SD} - \frac{1}{2}V_{SD}^2] = \beta_p [(V_{SG} - |V_{Tp}|)V_{SD} - \frac{1}{2}V_{SD}^2]$$

$$\text{其中: } \beta_{n,p} = \mu_{n,p} C_{ox} \frac{W}{L}$$

饱和区：仅在源漏其中**一端形成了沟道**。半导通

$$NMOS, PMOS: I_D = \frac{1}{2} \mu_{n,p} C_{ox} \frac{W}{L} (V_{GS} - V_{Tn,p})^2 = \frac{\beta_{n,p}}{2} (V_{GS} - V_{Tn,p})^2$$

$$PMOS: I_D = \frac{1}{2} \mu_p C_{ox} \frac{W}{L} (V_{SG} - |V_{Tp}|)^2 = \frac{\beta_p}{2} (V_{SG} - |V_{Tp}|)^2$$

MOSFET的电气特性



1. MOS结构
2. I/V特性：线型区、饱和区
3. 电阻、电容、简单RC模型
4. 二阶效应：
 - 1) 沟道长度调制效应
 - 2) 体偏效应
 - 3) 小尺寸效应
5. MOS 模型



NMOS直流电阻

深线性区: $\frac{1}{2}V_{DS} \ll V_{GS} - V_{Tn}$

$$I_D = \beta_n [(V_{GS} - V_{Tn})V_{DS} - \frac{1}{2}V_{DS}^2] = \beta_n (V_{GS} - V_{Tn} - \frac{1}{2}V_{DS})V_{DS} \approx \beta_n (V_{GS} - V_{Tn})V_{DS}$$

$$R_n \approx \frac{1}{\beta_n (V_{GS} - V_{Tn})}$$

线性区: $I_D = \beta_n [(V_{GS} - V_{Tn})V_{DS} - \frac{1}{2}V_{DS}^2]$

$$R_n = \frac{2}{\beta_n [2(V_{GS} - V_{Tn}) - V_{DS}]}$$

饱和区: $I_D = \frac{\beta_n}{2} (V_{GS} - V_{Tn})^2$

$$R_n = \frac{V_{DS}}{I_D} = \frac{2V_{DS}}{\beta_n (V_{GS} - V_{Tn})^2}$$

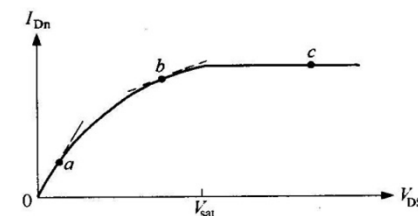
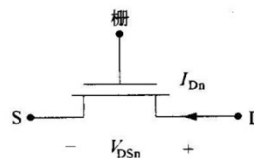
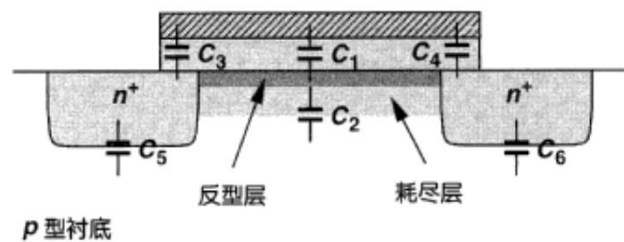


图 6.20 确定 nFET 电阻

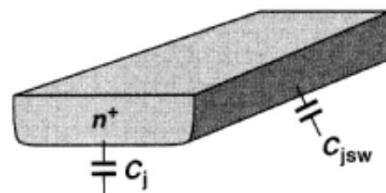
统一为简单公式: $R_n = \frac{\eta}{\beta_n (V_{GS} - V_{Tn})}$, 因子 $\eta = 1 \sim 6$



MOS 电容



(a)



(b)

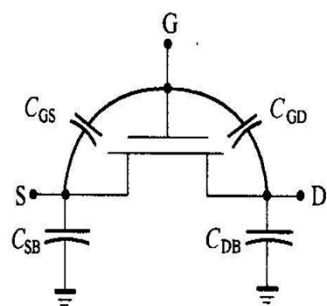
栅电容: $C_G = C_{ox}WL'$

线性区时: $C_{GS} = C_{GD} = \frac{1}{2}C_G$

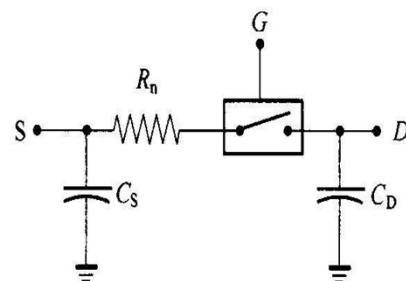
结电容: $C_j, \text{F/cm}^2$

侧壁电容: $C_{jsw}, \text{F/cm}$

总结电容: $C_n = C_{bot} + C_{sw}$
 $= C_j A_{bot} + C_{jsw} P_{sw}$



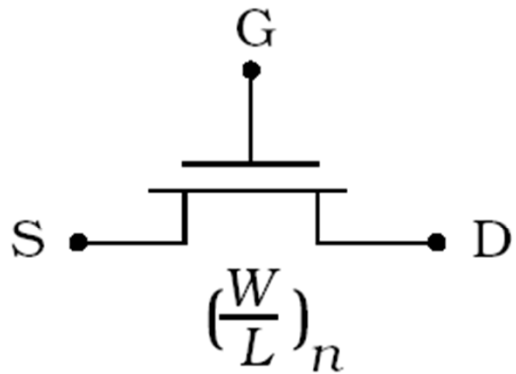
(a) nFET



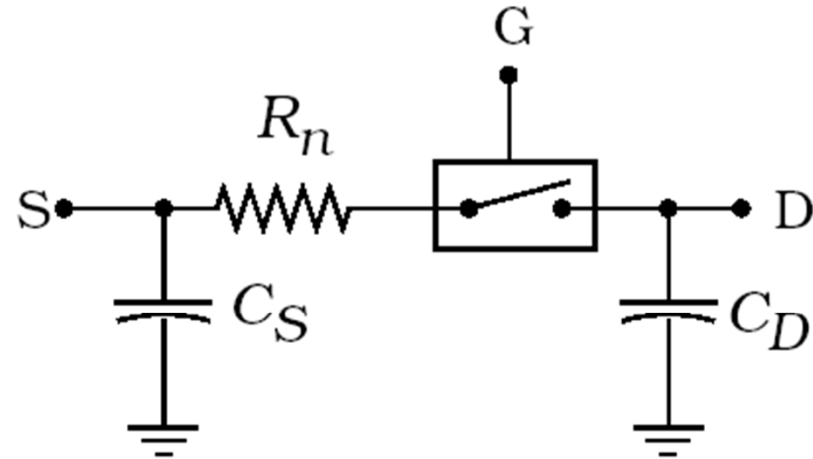
(b) nFET 线性模型

图 6.27 nFET RC 模型的最终结构

NMOS的RC模型



(a) nFET Symbol



(b) Linear model for nFET

Figure 6.19 RC model of an nFET.

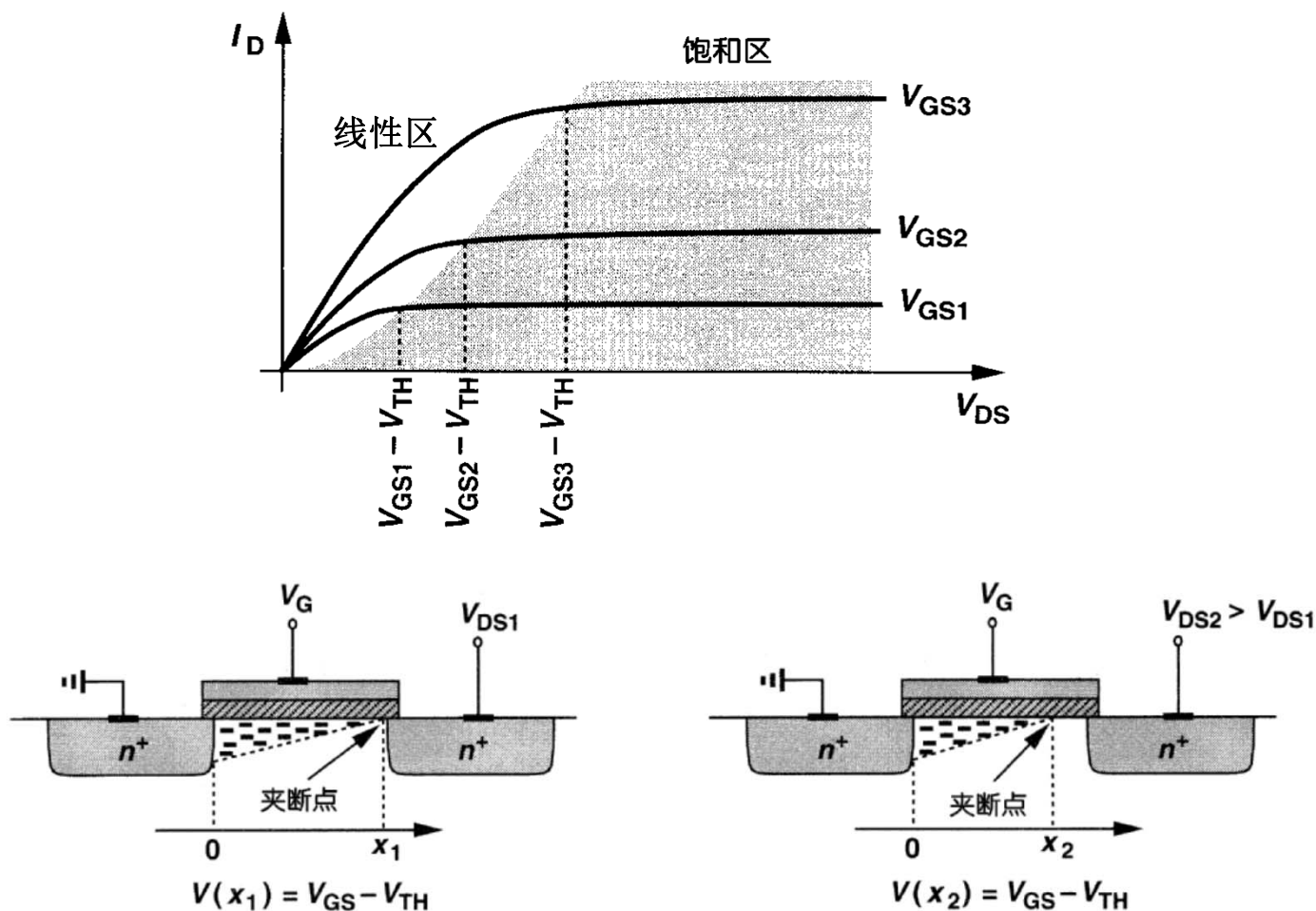
MOSFET的电气特性



1. MOS结构
2. I/V特性：线型区、饱和区
3. 电阻、电容、简单RC模型
4. 二阶效应：
 - 1) 沟道长度调制效应
 - 2) 体偏效应
 - 3) 小尺寸效应
5. MOS 模型

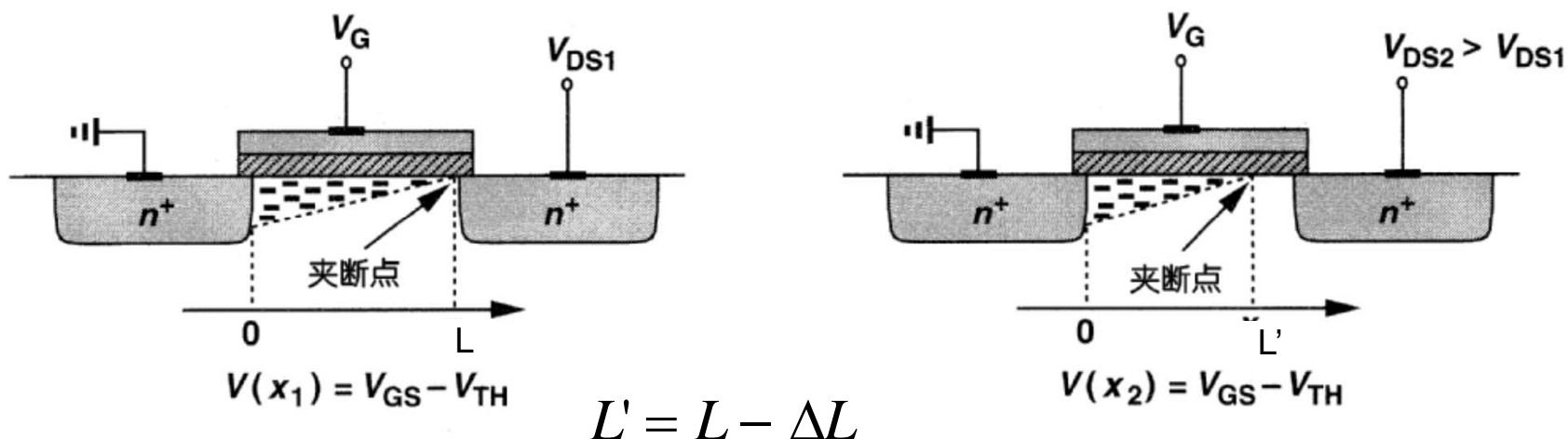


沟道长度调制效应





沟道长度调制效应



$$\frac{1}{L'} = \frac{1}{L - \Delta L} = \frac{1}{L} \frac{1}{1 - \Delta L / L} \approx \frac{1}{L} \left(1 + \frac{\Delta L}{L}\right)$$

麦克劳林公式

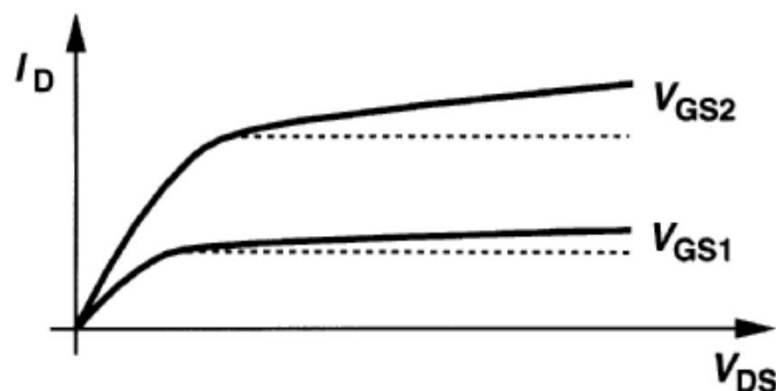
假设 $\Delta L / L = \lambda V_{DS}$, $1 / L' = \frac{1}{L} (1 + \lambda V_{DS})$

$$I_D = \frac{1}{2} \mu_n C_{ox} \frac{W}{L} (V_{GS} - V_{TH})^2 (1 + \lambda V_{DS})$$



沟道调制效应

$$I_D = \frac{1}{2} \mu_n C_{ox} \frac{W}{L} (V_{GS} - V_{TH})^2 (1 + \lambda V_{DS})$$



沟道长度调整对跨导的影响

- 1) 电流随 V_{DS} 升高而增大
- 2) 输出阻抗减小
- 3) 饱和区跨导公式变化

跨导: $g_m \triangleq \frac{\partial I_D}{\partial V_{GS}}$

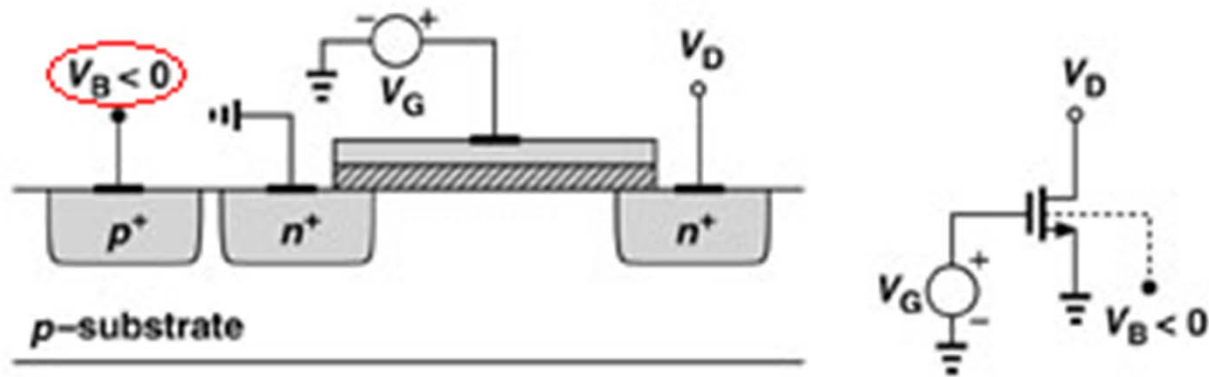
- 4) 图示跨导的变化: V_{DS} 变大后, 曲线纵向间距增大, 表示 g_m 增大。



MOSFET的电气特性

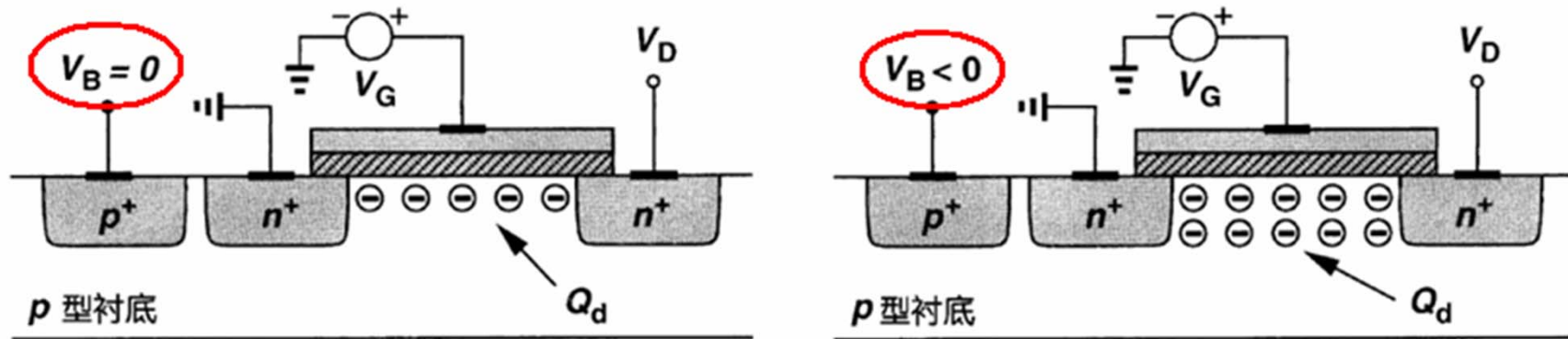
1. MOS结构
2. I/V特性：线型区、饱和区
3. 电阻、电容、简单RC模型
4. 二阶效应：
 - 1) 沟道长度调制效应
 - 2) 体偏效应
 - 3) 小尺寸效应
5. MOS 模型

体偏效应



体效应=背栅效应=衬偏效应

体偏效应



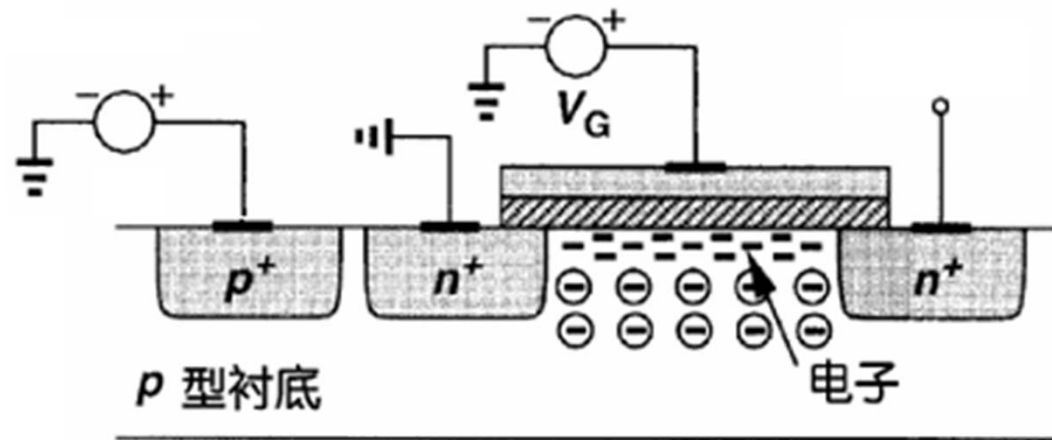
耗尽区宽度随体端电压的变化

$$V_{TH} = V_{TH0} + \gamma(\sqrt{|2\Phi_F + V_{SB}|} - \sqrt{|2\Phi_F|})$$

体效应系数:
$$\gamma = \frac{\sqrt{2q\epsilon_{si}N_{sub}}}{C_{ox}}$$

体偏效应：又叫“背栅效应”，影响趋势与栅极相同！！！！

体偏效应



背栅效应的解释2: V_{gs} 超过 V_{th} 时的解释

MOSFET的电气特性



1. MOS结构
2. I/V特性：线型区、饱和区
3. 电阻、电容、简单RC模型
4. 二阶效应：
 - 1) 沟道长度调制效应
 - 2) 体偏效应
 - 3) 小尺寸效应
5. MOS 模型

尺寸缩小原理



- 技术进步使得光刻的分辨率不断提高，可以加工出尺寸更小的晶体管，为什么人们热衷于减小晶体管的尺寸？
- 假设一个尺寸为 W/L 的晶体管，由于技术进步，按照系统的比例因子 s 被缩小，则

$$\tilde{W} = \frac{W}{s}, \tilde{L} = \frac{L}{s}$$

- 则晶体管面积 $A=WL$ 缩小后变成：

$$\tilde{A} = \frac{A}{s^2} \quad \text{如果 } s=2, \text{ 则面积为原来的 } 1/4.$$



尺寸缩小原理

- 晶体管的宽长比: $\frac{W}{L} = \frac{\widetilde{W}}{\widetilde{L}}$
- 氧化层电容: $C_{OX} = \epsilon_{OX} / t_{OX}$
- 如果新工艺: $\widetilde{t}_{OX} = t_{OX} / s$ (其实厚度缩小比较少)
- 则: $\widetilde{C}_{OX} = \epsilon_{OX} / (t_{OX} / s) = sC_{OX}$
- 工艺互导: $\widetilde{\beta} = \mu \widetilde{C}_{OX} (\widetilde{W} / \widetilde{L}) = s\beta$
- 晶体管电阻: $R = \frac{1}{\beta(V_{DD} - V_T)}$
- 如果: $\widetilde{V}_{DD} = V_{DD} / s$ $\widetilde{V}_T = V_T / s$
- 则电压降低后 $\widetilde{R} = R$, 这就是电压缩小的基础.

尺寸缩小原理



- MOS晶体管电压降低后:

$$\widetilde{V}_{DS} = V_{DS} / s \quad \widetilde{V}_{GS} = V_{GS} / s$$

$$I_D = \frac{\beta}{2} [2(V_{GS} - V_T)V_{DS} - V_{DS}^2]$$

$$\widetilde{I}_D = \frac{s\beta}{2} \left[2\left(\frac{V_{GS}}{s} - \frac{V_T}{s}\right) \frac{V_{DS}}{s} - \frac{V_{DS}^2}{s^2} \right] = \frac{I_D}{s}$$

$$\widetilde{P} = \widetilde{V}_{DS} \widetilde{I}_D = \frac{V_{DS} I_D}{s^2} \quad \text{功耗降低了 } s^2 \text{ 倍!!!}$$

V_{DD} 一般由系统决定，但降低 V_{DD} 是减小功耗的最有效的手段。 V_T 一般由工艺决定。尺寸减小通常与 V_{DD} 降低一起进行，但两者减小的倍数一般是不同的。

小尺寸效应



1. 短沟道效应：沟道长度 L 变小时，阈值绝对值会减小。
2. 窄沟道效应：沟道宽度很小时，阈值绝对值会增加。
3. 速度饱和效应：电场很强时，载流子速度不再增加。

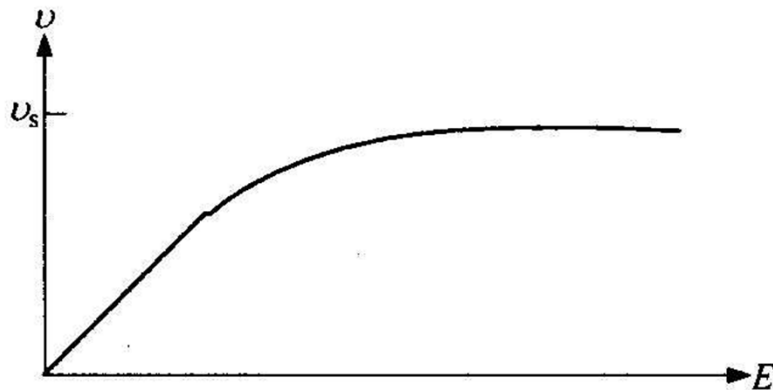


图 6.35 硅中带电粒子的速度与电场的关系

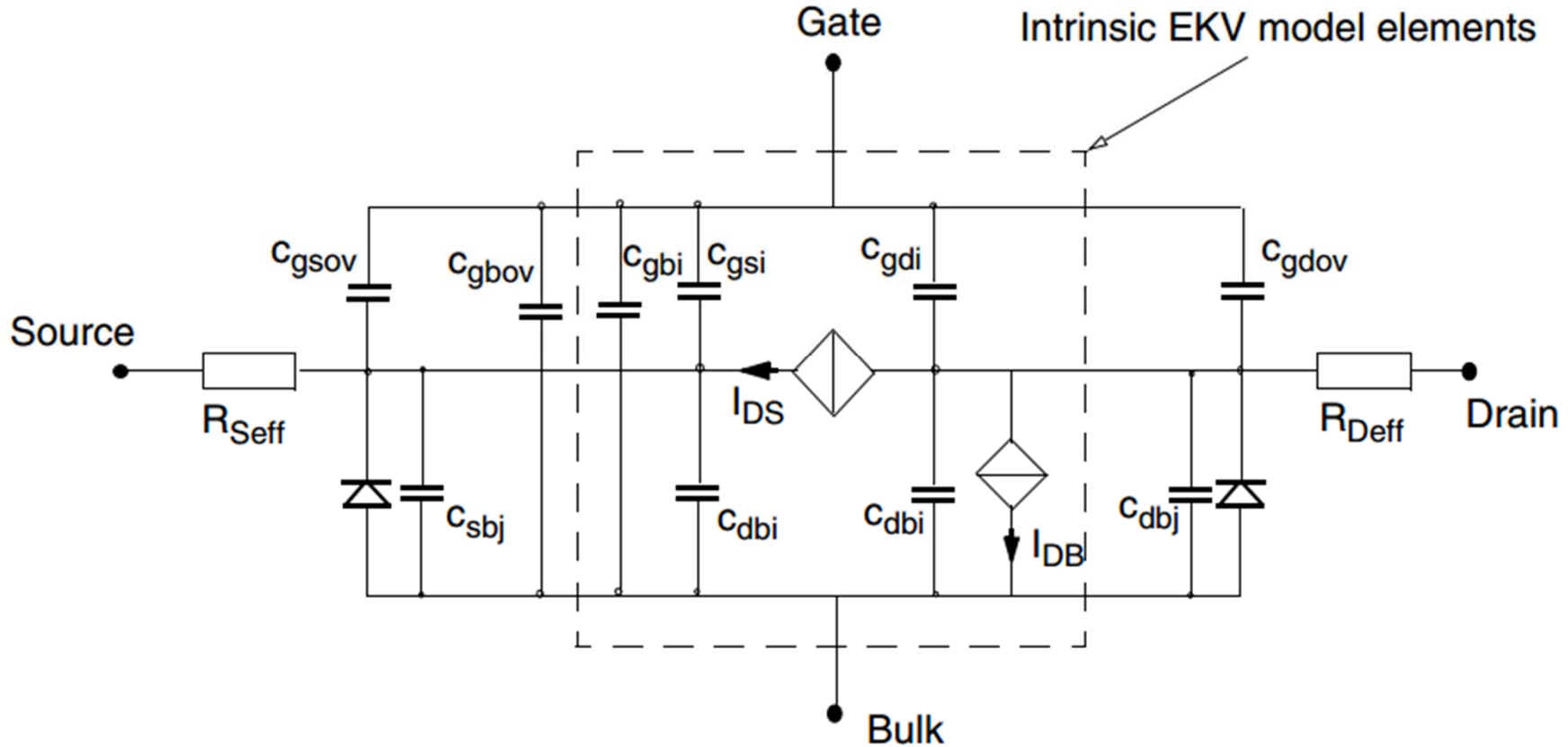
MOSFET的电气特性



1. MOS结构
2. I/V特性：线型区、饱和区
3. 电阻、电容、简单RC模型
4. 二阶效应：
 - 1) 沟道长度调制效应
 - 2) 体偏效应
 - 3) 小尺寸效应

5. MOS 模型

MOS等效电路



Level 55 Equivalent Circuit

SPICE电路模拟软件



- **SPICE: Simulation Program with Integrated Circuit Emphasis**
 - 最早由美国加州大学伯克利分校(UCB)开发
 - 成功应用在电路设计领域
 - 由于源码开放，出现了许多类SPICE模拟软件产品，这些产品大都源自伯克利SPICE，如HSPICE, **SPECTRE**, PSPICE, SMARTSPICE等，所以基本语法相同。
- **SPICE模型**：为电路元器件建立的用于计算机仿真的行为模型。例如：**MOS**晶体管的**BSIM3**模型。

NMOS 模型参数



```
.model mn nmos
*** Flag Parameter ***
+level = 49
+mobmod = 1
+noimod = 2
*** Geometry Range Parameter ***
+lmin = 5E-7
+wmax = 1.00001E-4
*** Process Parameter ***
+tox = '1.3E-8+toxn'
+nch = 2.2089E17
*** dW and dL Parameter ***
+wint = 1.217762E-7
+ww = -3.632817E-14
+lint = 2.75081E-8
+lw = -1.168405E-15
+llc = 0
+wlc = 0
+dwg = 0
+xl = '0+xln'
*** NQS Parameter ***
+elm = 5

version = 3.2
capmod = 3
binunit = 2
nqsmod = 0

lmax = 2.0001E-5
wmin = 5E-7

toxm = 1.3E-8
xj = 1E-7

wl = -1.055217E-14
wnl = 1.088624
wwn = 1
wwl = -2.485314E-22
ll = 2.748563E-14
lln = 0.880873
lwn = 0.954801
lwl = 0
lwc = 0
lwlc = 0
wwc = 0
wwlc = 0
dwb = 6.95077E-9
xw = '0+xwn'
```

NMOS 模型参数



*** Vth Related Parameter ***

+vth0 = '0.7192+vth0n'	lvth0 = -7.338753E-8	wvth0 = 1.000668E-8
+pvth0 = 8.152151E-15	vfb = -0.807666	k1 = 0.9723
+k2 = -2.40215E-2	lk2 = 0	pk2 = -4.240442E-15
+k3 = -4.304351	k3b = 0.347047	w0 = 0
+nlx = 5.908152E-7	dvt0 = 9.693021	dvt1 = 0.628037
+dvt2 = -1.02963E-2	dvt0w = 0.268269	dvt1w = 1.099081E5
+dvt2w = -0.05		

*** Mobility Related Parameter ***

+u0 = 4.95094E-2	ua = 5.498371E-10	ub = 1.51049E-18
+pub = -3.1E-31	uc = 6.610371E-11	
+puc = -2.181422E-23	vsat = 7.222304E4	
+pvsat = 2.32786E-9	a0 = 1.370174	la0 = -5.246225E-7
+wa0 = 0	pa0 = 0	ags = 0.156174
+lags = -4.725028E-9	pags = 9.557287E-14	b0 = 6.116448E-8
+b1 = 1.7E-8	keta = -9.02E-3	lketa = -1.756949E-8
+wketa = 1.8632E-9	pketa = 3.552841E-15	a1 = 0
+a2 = 0.99	= 778.915309	prwb = -2.51792E-2
+prwg = -4.46845E-2	wr = 1	

NMOS 模型参数



*** Subthreshold Related Parameter ***

+voff = -0.154822	lvoff = -1.5E-8	wvoff = 5.1616E-8
+nfactor = 0.059	eta0 = 3.10135E-2	peta0 = 3.472E-14
+etab = -0.0145	dsub = 0.587975	cit = -1E-4
+cdsc = 1E-3	cdscb = 0	cdscd = 7.317738E-4

*** Output Resistance Related Parameter ***

+pclm = 5.216683	pdiblc1 = 0.110359	pdiblc2 = 4.669031E-3
+pdiblc b = 0	drout = 0.56	pscbe1 = 4.309869E8
+pscbe2 = 9.513696E-7	pvag = 4.8	delta = 0.01
+alpha0 = 1.548E-5	alpha1 = 17.2	beta0 = 40.9

*** Diode Parameter ***

+calcacm = 1	acm = 12	ldif = 0
+hdif = 5E-7	rsh = 60	rd = 0
+rs = 0	rsc = 0	rdc = 0

*** Capacitance Parameter ***

+cj = '8.125778E-4*cjn'	mj = 0.29996	mjsw = 0.165269
+cjsw = '2.801152E-10*cjswn'	cjswg = '4.988546E-10*cjswgn'	js = 2.62E-7
+jsw = 2.1e-11	php = 0.496524	pb = 0.664753
+xpart = 1	cgso = '1.83E-10*cgson'	cgdo = '1.83E-10*cgdon'
+cgbo = 1E-13	cf = 0	
+clc = 5E-12	cle = 2.3309	vfbcv = -0.864
+noff = 2.3	voffcv = -0.0565	acde = 0.4611
+moin = 7.39935		

NMOS 模型参数



*** Temperature Coefficient ***

+tref = 25	ute = -1.295147	wute = 1.687143E-7
+kt1 = -0.381378	kt1l = 3.5527E-15	kt2 = -3.18363E-2
+ua1 = 3.744979E-9	ub1 = -5.302515E-18	uc1 = -9.79211E-11
+at = 2.2657E4	prt = 11.208	nj = 1.129
+xti = 3	tpb = 1.780267E-3	tpbsw = 1.749689E-3
+tcj = 1.246081E-3	tcjsw = 8.846801E-4	tlevc = 1

***** Flicker Noise Model Parameter ***

+noia = 3.462903E20	noib = 1.510926E4	noic = -5E-14
+em = 7.05003E6	ef = 1.11	