



数字逻辑电路

# 时序电路的分析与设计

西安交通大学

电子物理与器件教育部重点实验室  
等离子体与微波电子学研究所

张小宁



# 时序电路的分析与设计

1. 时序电路基础
2. 同步时序电路的分析与设计
3. 异步时序电路的分析与设计
4. 常用**MSI**时序逻辑器件及其应用



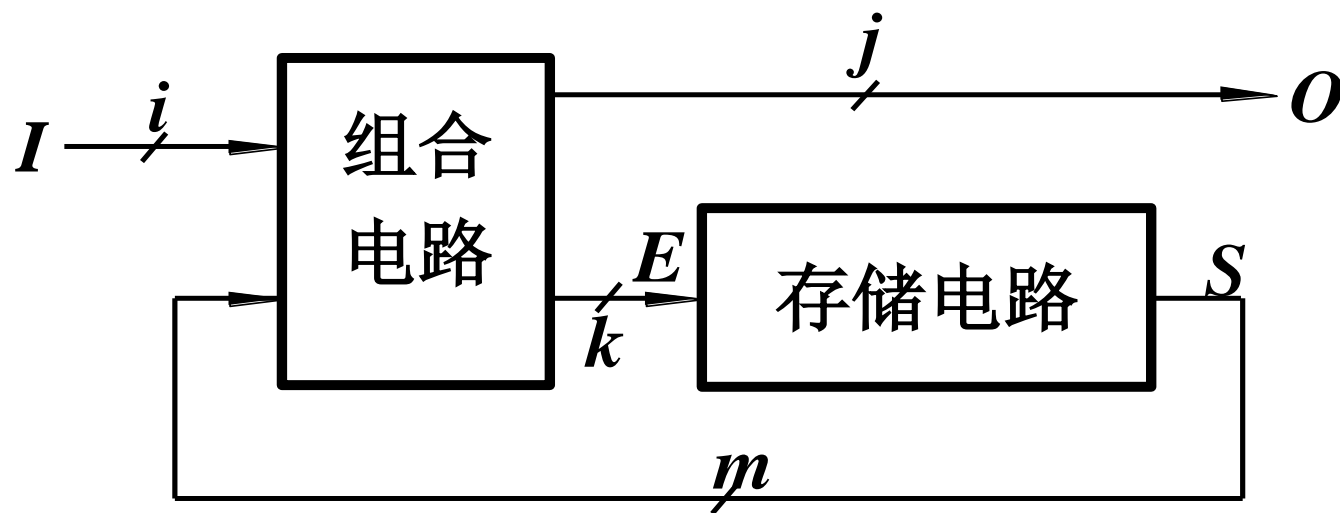
# 时序逻辑电路的基本概念



# 1 时序逻辑电路的基本概念

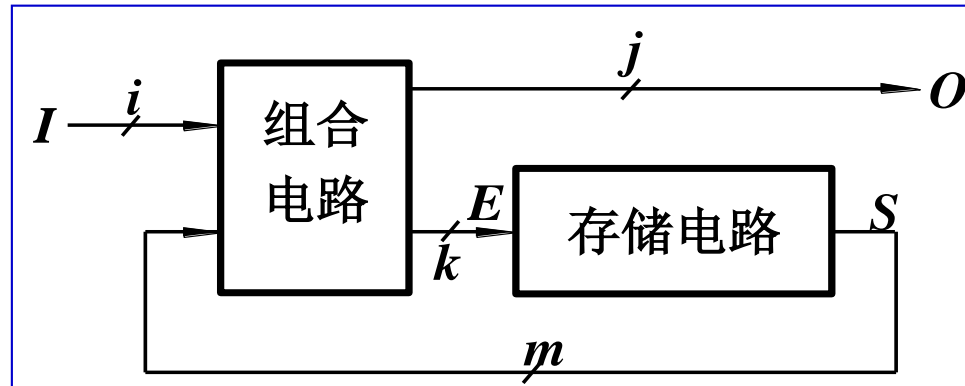
## 1.1 时序逻辑电路的模型与分类

### 时序电路基本结构



#### 结构特征:

- 电路由组合电路和存储电路组成。
- 电路存在反馈。



**输出方程:**  $O = f_1(I, S)$   
表达输出信号与输入信号、状态变量的关系式

**激励方程:**  $E = f_2(I, S)$   
表达了激励信号与输入信号、状态变量的关系式

**状态方程:**  $S^{n+1} = f_3(E, S^n)$   
表达存储电路从现态到次态的转换关系式

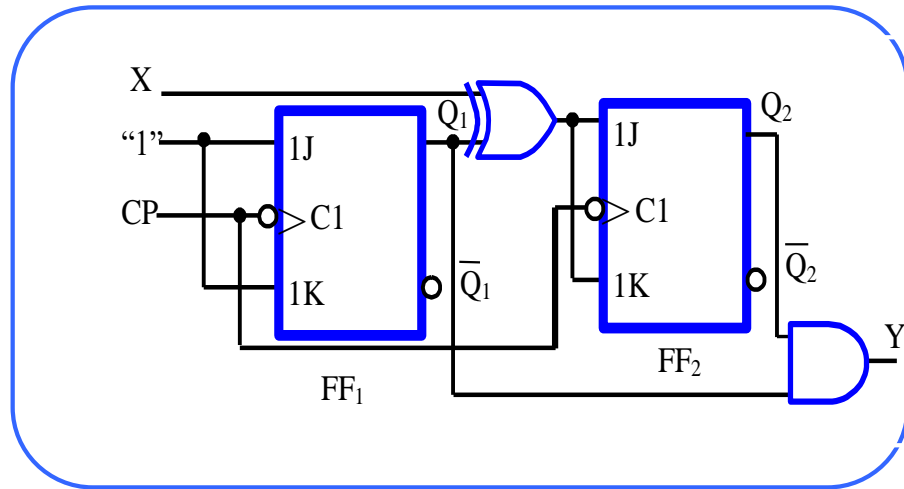
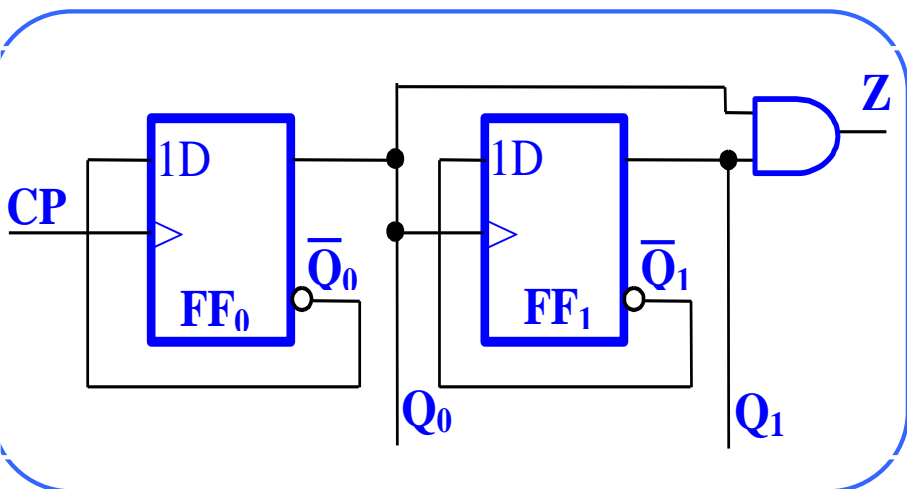


## 1.2 异步时序电路与同步时序电路

时序电路

**同步：** 存储电路里所有触发器有一个统一的时钟源，它们的状态在同一时刻更新。 **优点？**

**异步：** 没有统一的时钟脉冲或没有时钟脉冲，电路的状态更新不是同时发生的。（脉冲异步或电平异步）



**哪一个异步/同步？**

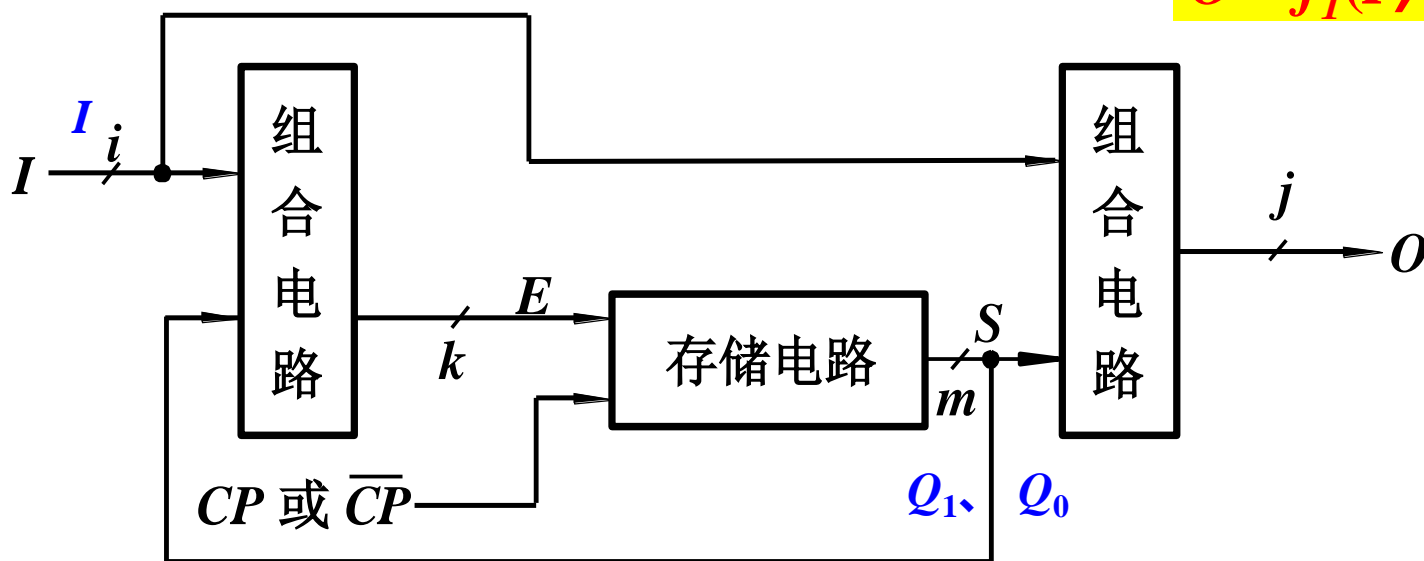


## 1.3 米利型和穆尔型/Moor时序电路

### 米利型/Mealy电路

电路的输出是输入变量  $I$  及触发器输出  $Q_1$ 、 $Q_0$  的函数，这类时序电路亦称为米利型电路

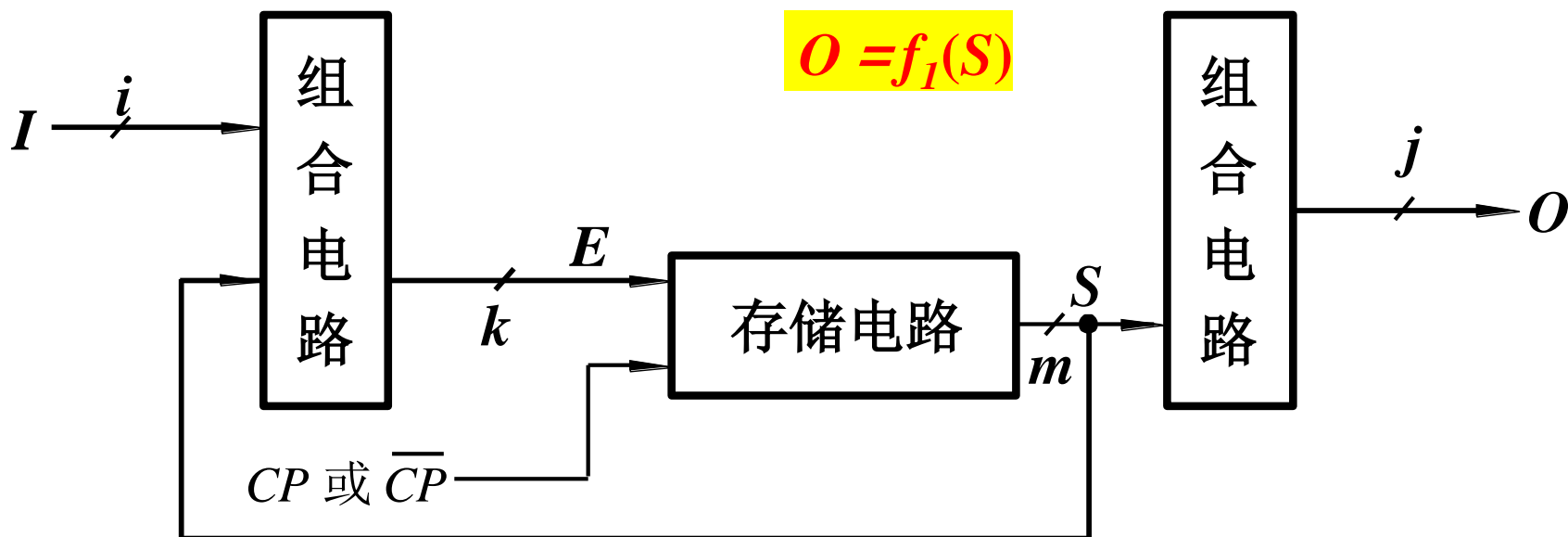
$$O = f_I(I, S)$$



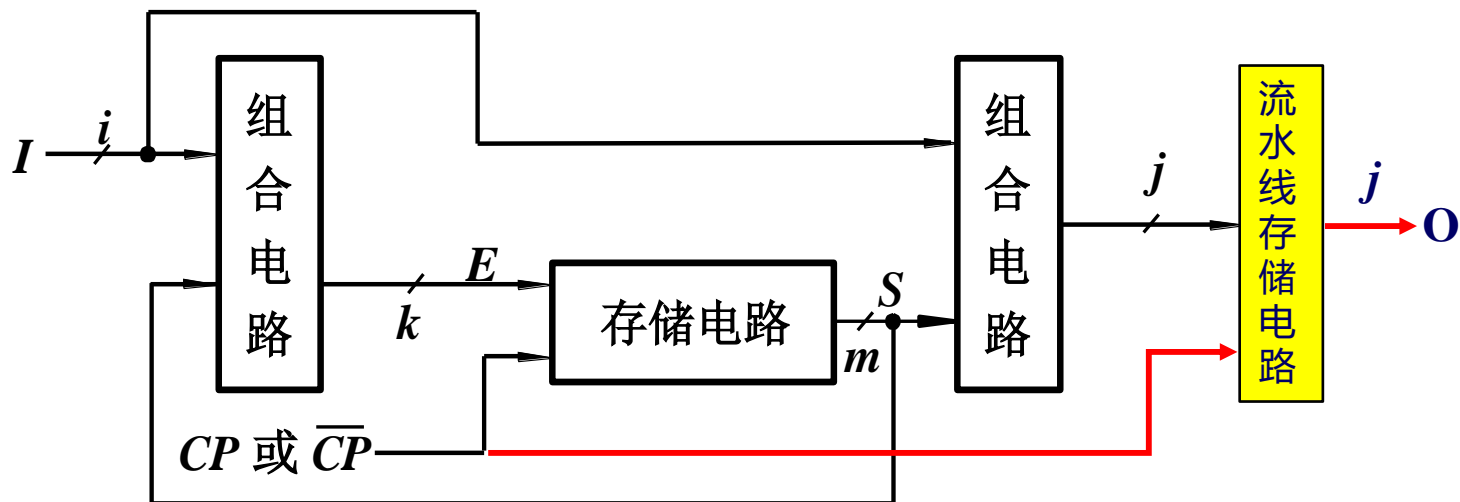


## 穆尔型电路

电路输出仅仅取决于各触发器的状态，而不受电路当时的输入信号影响或没有输入变量，这类电路称为穆尔型电路







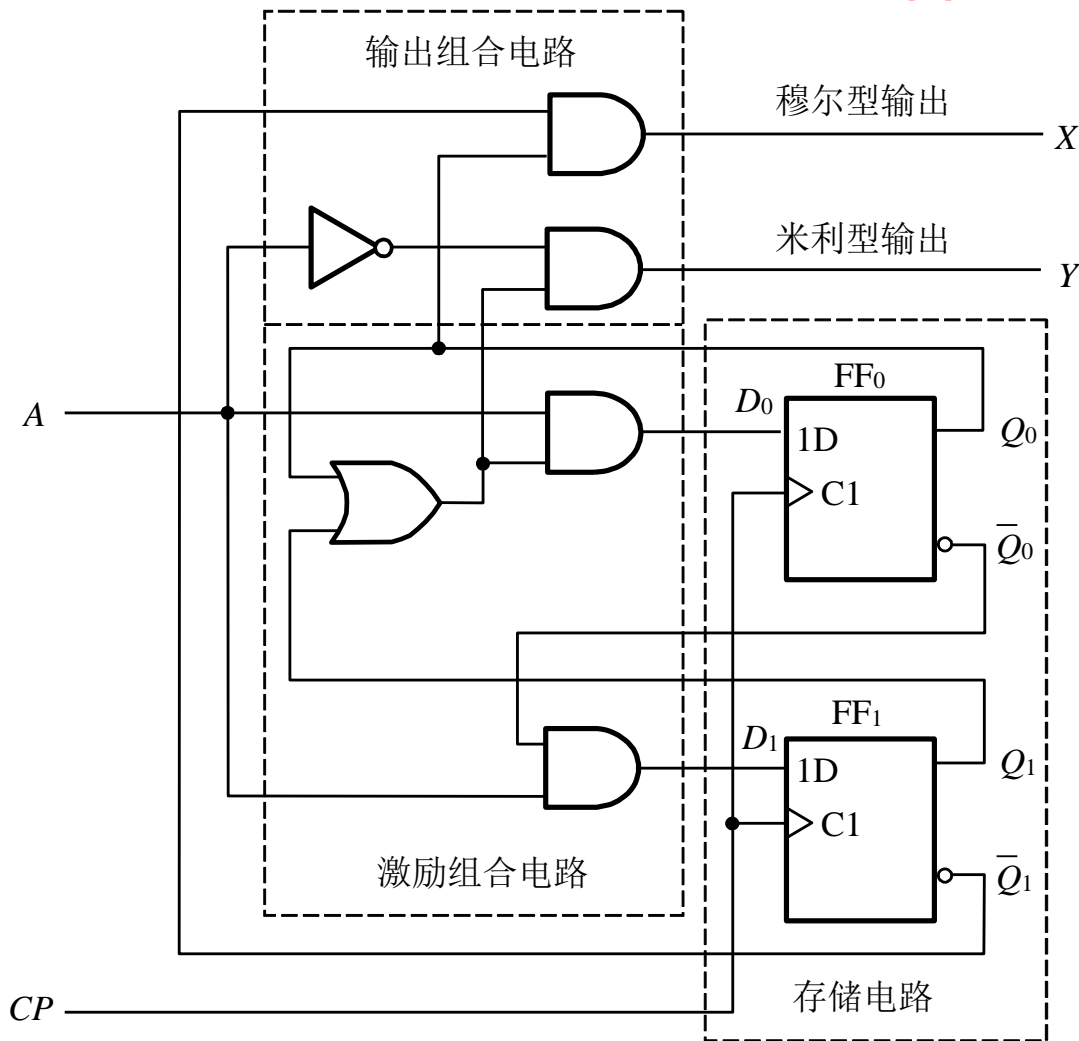
## 流水线输出的Mealy时序电路结构

在Mealy时序电路输出加一级存储电路，构成流水线输出，是Mealy转化为Moor的最简单方式。



# 2 时序逻辑电路功能的表达

## 2.1 逻辑方程组



### (1) 输出方程组

$$X = \bar{Q}_1 Q_0$$

$$Y = (Q_0 + Q_1)\bar{A}$$

### (2) 激励方程组

$$D_0 = (Q_0 + Q_1)A$$

$$D_1 = \bar{Q}_0 A$$

### (3) 状态方程组

$$Q_1^{n+1} = D$$

$$Q_0^{n+1} = (Q_0^n + Q_1^n)A$$

$$Q_1^{n+1} = \bar{Q}_0^n A$$



## 2.2 根据方程组列出状态转换真值表

### 状态转换真值表

如何写出?

输出方程组

$$X = \overline{Q_1}Q_0$$

$$Y = (Q_0 + Q_1)\overline{A}$$

状态方程组

$$Q_1^{n+1} = \overline{Q_0^n}A$$

$$Q_0^{n+1} = (Q_0^n + Q_1^n)A$$

$Q_1^n$	$Q_0^n$	$A$	$Q_1^{n+1}$	$Q_0^{n+1}$	$X$	$Y$
0	0	0	0	0	0	0
0	0	1	1	0	0	0
0	1	0	0	0	1	1
0	1	1	0	1	1	0
1	0	0	0	0	0	1
1	0	1	1	1	0	0
1	1	0	0	0	0	1
1	1	1	0	1	0	0



## 2.3 将状态转换真值表转换为状态表

状态转换真值表

$Q_1^n$	$Q_0^n$	A	$Q_1^{n+1}$	$Q_0^{n+1}$	X	Y
0	0	0	0	0	0	0
0	0	1	1	0	0	0
0	1	0	0	0	1	1
0	1	1	0	1	1	0
1	0	0	0	0	0	1
1	0	1	1	1	0	0
1	1	0	0	0	0	1
1	1	1	0	1	0	0



转换表

$Q_1^n$ $Q_0^n$	$Q_1^{n+1} Q_0^{n+1} / Y$		X
	A=0	A=1	
00	00 / 0	10 / 0	0
01	00 / 1	01 / 0	1
10	00 / 1	11 / 0	0
11	00 / 1	01 / 0	0



## 2.4 根据转换表得状态表

令4个状态为00=a, 01=b, 10=c, 11=d, 得:

转换表



状态表

$Q_1^n Q_0^n$	$Q_1^{n+1} Q_0^{n+1} / Y$		$X$
	$A=0$	$A=1$	
00	00 / 0	10 / 0	0
01	00 / 1	01 / 0	1
10	00 / 1	11 / 0	0
11	00 / 1	01 / 0	0

$S^n$	$S^{n+1} / Y$		$X$
	$A=0$	$A=1$	
$a$	$a / 0$	$c / 0$	0
$b$	$a / 1$	$b / 0$	1
$c$	$a / 1$	$d / 0$	0
$d$	$a / 1$	$b / 0$	0

- 状态表更容易理解时序电路的行为和约束关系。
- 状态表与逻辑方程组和实际电路联系困难。

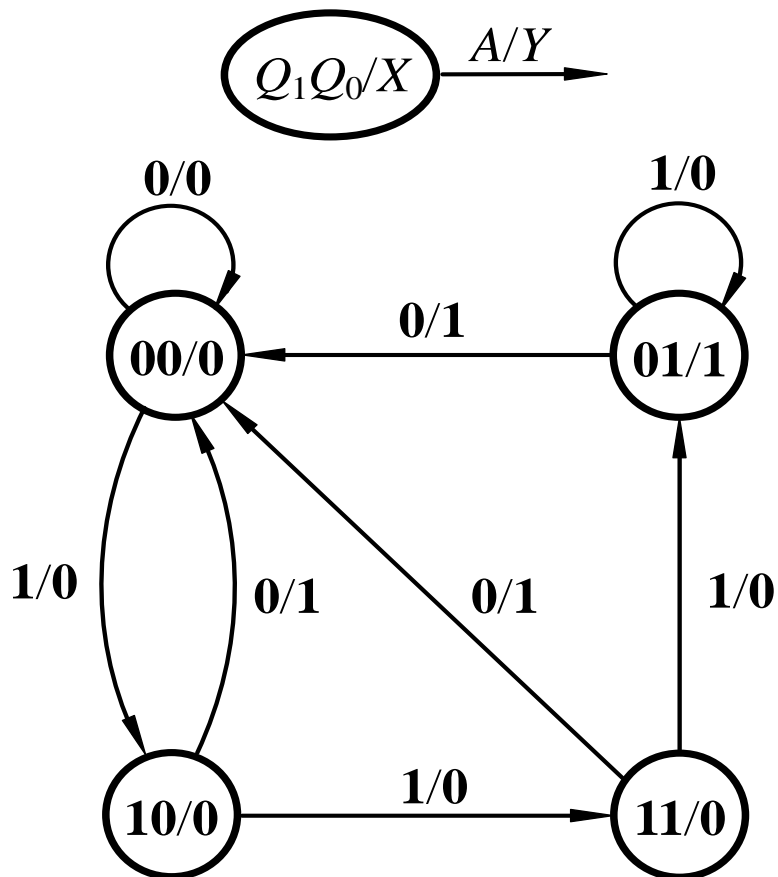
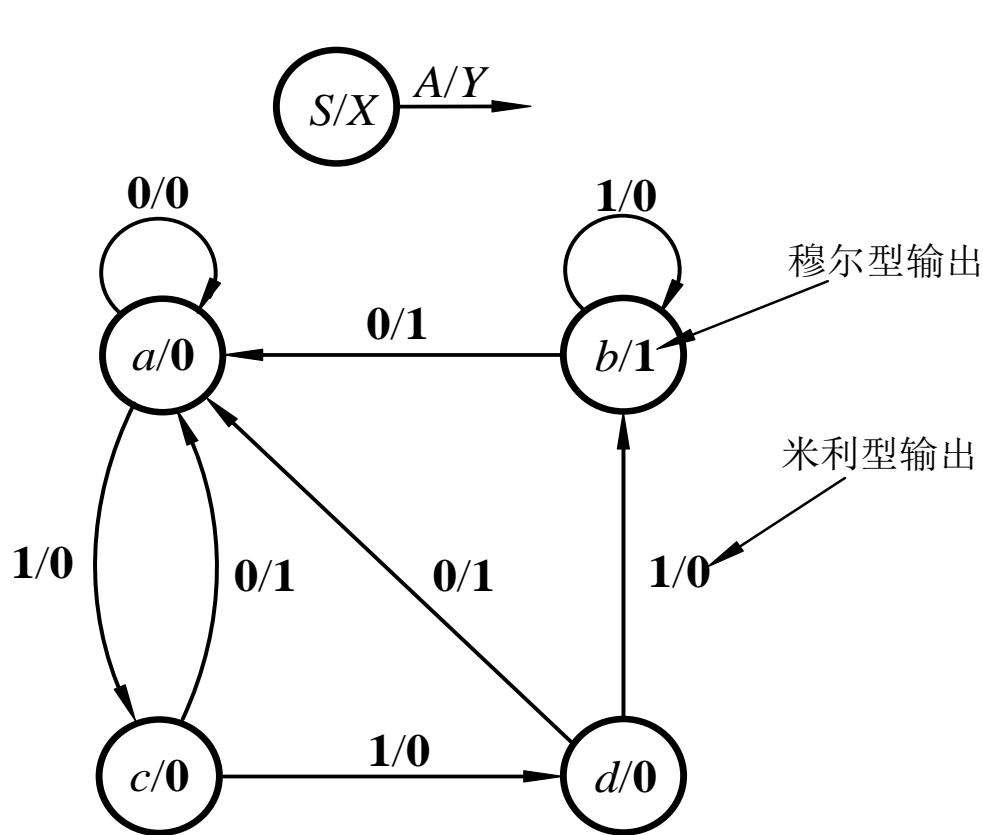


## 2.5 状态图：两种

1. 每个圆圈对应一个状态，圆圈中标出状态名；
2. 每个箭头的方向代表一个转换，箭头指出状态转换方向；
3. 箭头起点和方向在同一个圆圈时，表明状态不变。
4. 引起状态转换的输入逻辑值标注在方向箭头线中，“/”的左侧。
5. Mealy输出变量的逻辑值标注在“/”右侧，是本次转台转换前逻辑值，如图中Y。
6. Moor输出变量的逻辑值标注在圆圈内的状态名后，因为状态一旦确定，其输出值就完全确定，如图中X。
7. 时序电路设计时，先画出这种形式状态图，以明确状态数目，状态转换方向，以及状态转换的条件和对应的输出信号。

图中各个符号参数的含义？

米利型输出标在方向线旁。穆尔型标在圆圈状态名旁。



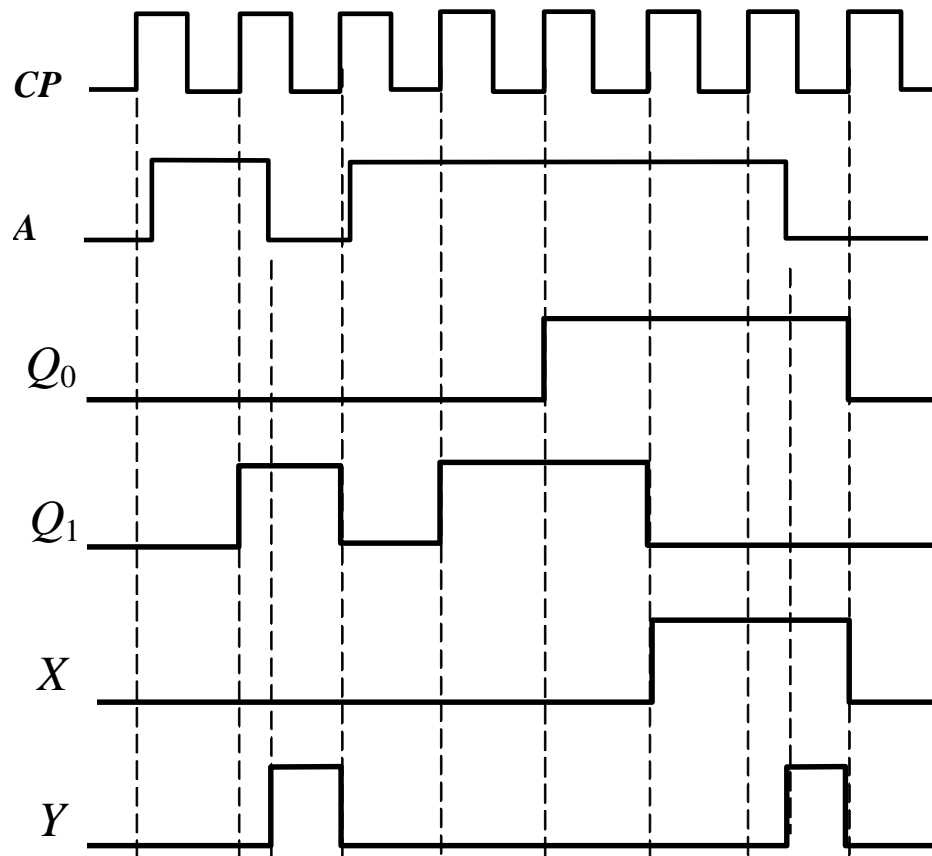


## 2.6 时序图

### 根据转换表画出波形图

转换表

$Q_1^n Q_0^n$	$Q_1^{n+1} Q_0^{n+1} / Y$		$X$
	$A=0$	$A=1$	
00	00 / 0	10 / 0	0
01	00 / 1	01 / 0	1
10	00 / 1	11 / 0	0
11	00 / 1	01 / 0	0



时序逻辑电路的五种描述方式是可以相互转换的。

如何画出全覆盖的时序图？



# 时序逻辑电路的分析





# 1. 分析同步时序逻辑电路的一般步骤

## 时序逻辑电路分析的任务：

分析时序逻辑电路在输入信号的作用下，其状态和输出信号变化的规律，进而确定电路的逻辑功能。

## 分析过程的主要表现形式：

时序电路的逻辑功能是由其状态和输出信号的变化规律呈现出来的，分析过程主要是列出电路状态表或画出状态图、工作波形图。



# 1 分析同步时序逻辑电路的一般步骤

## 1. 了解电路的组成:

电路的输入、输出信号、触发器的类型等

## 2. 根据给定的时序电路图,写出下列各逻辑方程式:

(1) 输出方程;

(2) 各触发器的激励方程;

(3) 状态方程: 将每个触发器的驱动方程代入其特性方程得状态方程;

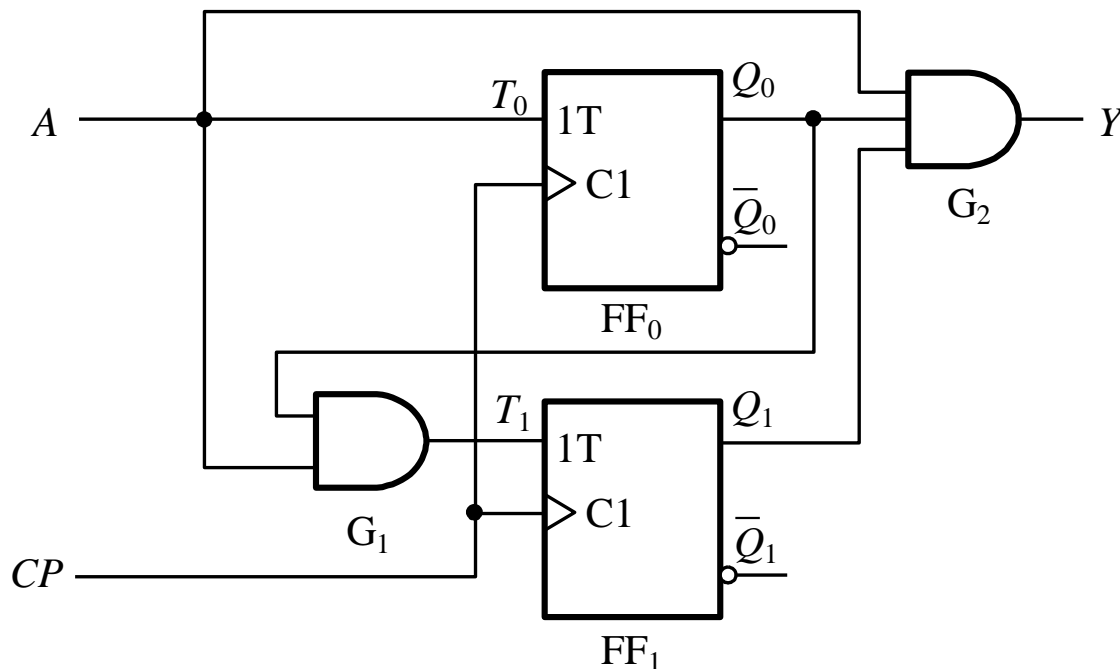
## 3. 列出状态转换表或画出状态图和波形图;

## 4. 确定电路的逻辑功能.



## 2 同步时序逻辑电路分析举例

例1 试分析如图所示时序电路的逻辑功能。



解：(1)了解电路组成。

电路是由两个T 触发器组成的同步时序电路。



## (2) 根据电路列出三个方程组

输出方程组:  $Y=AQ_1Q_0$

激励方程组:

$$T_0=A$$

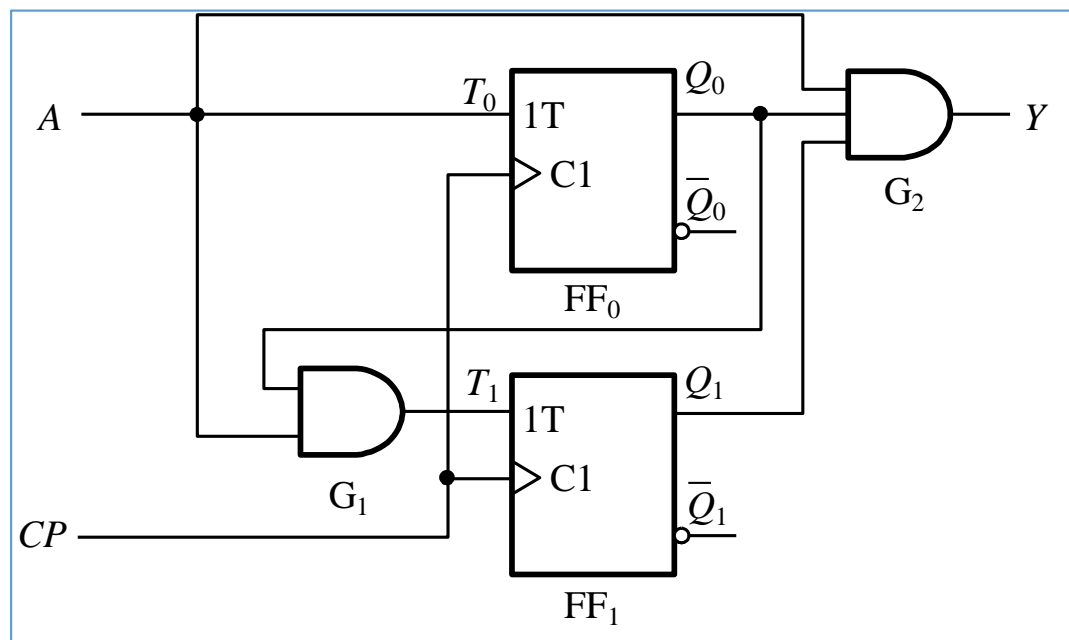
$$T_1=AQ_0$$

将激励方程组代入T触发器的特性方程得状态方程组

$$Q^{n+1} = T \oplus Q^n = T\overline{Q^n} + \overline{T}Q^n$$

$$Q_0^{n+1} = A \oplus Q_0^n$$

$$Q_1^{n+1} = (AQ_0^n) \oplus Q_1^n$$





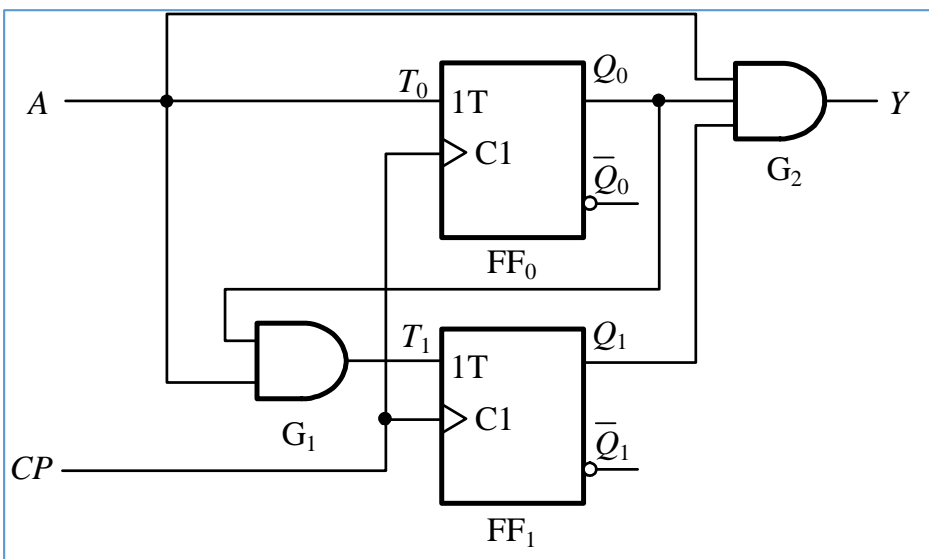
### (3) 根据状态方程组和输出方程列出状态表

$$Q_0^{n+1} = A \oplus Q_0^n$$

$$Q_1^{n+1} = (A Q_0^n) \oplus Q_1^n$$

$$Y = A Q_1 Q_0$$

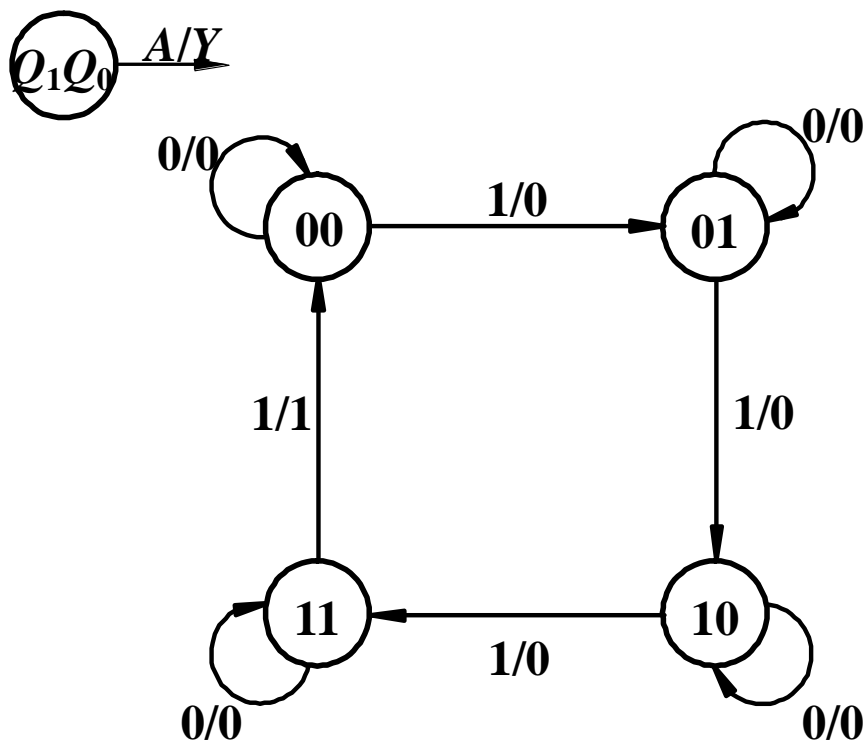
$Q_1^n Q_0^n$	$Q_1^{n+1} Q_0^{n+1} / Y$	
	$A=0$	$A=1$
<b>00</b>	<b>00 / 0</b>	<b>01 / 0</b>
<b>01</b>	<b>01 / 0</b>	<b>10 / 0</b>
<b>10</b>	<b>10 / 0</b>	<b>11 / 0</b>
<b>11</b>	<b>11 / 0</b>	<b>00 / 1</b>





## (4) 画出状态图

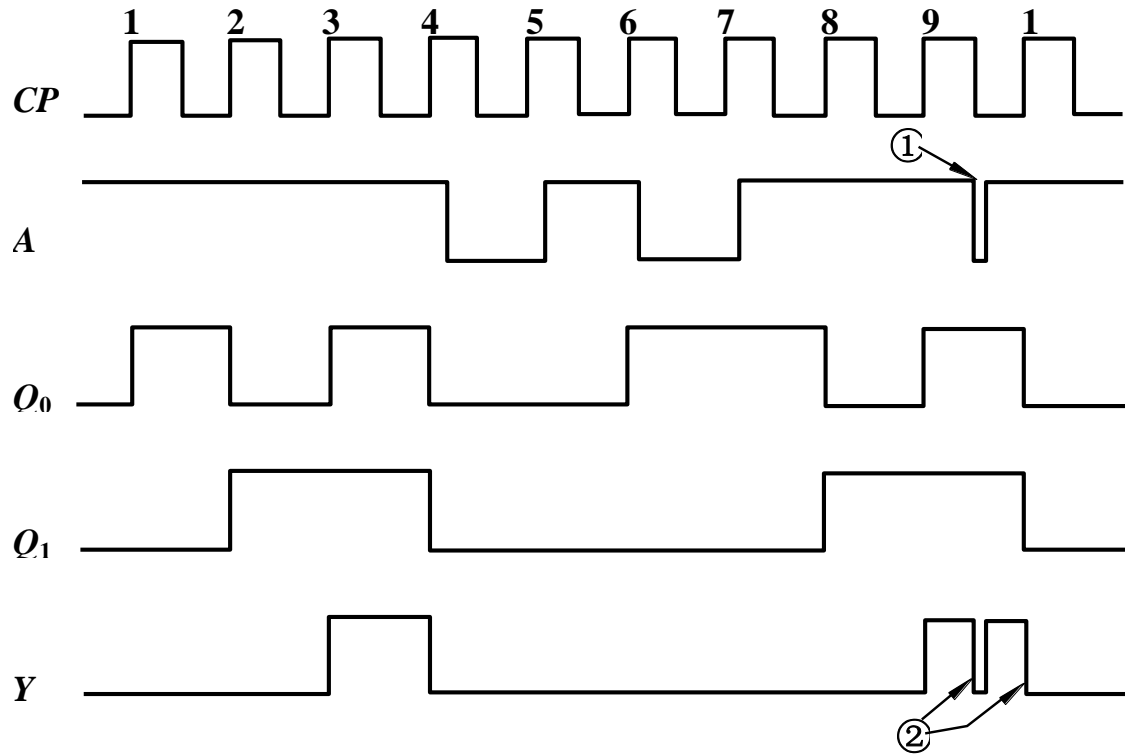
$Q_1^n Q_0^n$	$Q_1^{n+1} Q_0^{n+1} / Y$	
	$A=0$	$A=1$
<b>00</b>	<b>00 / 0</b>	<b>01 / 0</b>
<b>01</b>	<b>01 / 0</b>	<b>10 / 0</b>
<b>10</b>	<b>10 / 0</b>	<b>11 / 0</b>
<b>11</b>	<b>11 / 0</b>	<b>00 / 1</b>





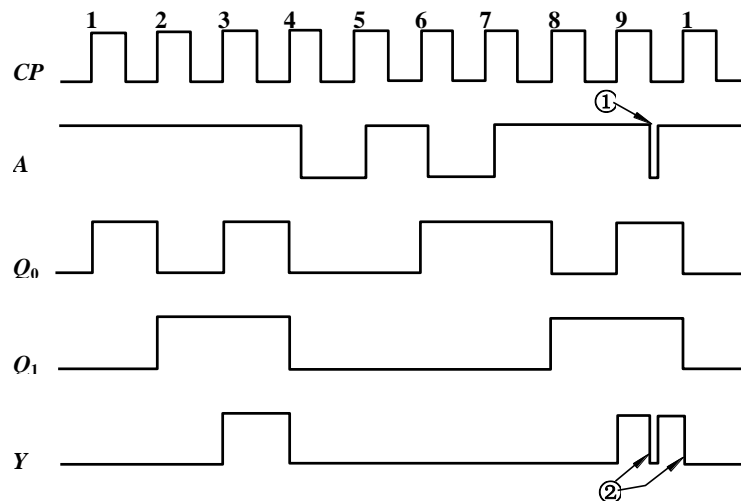
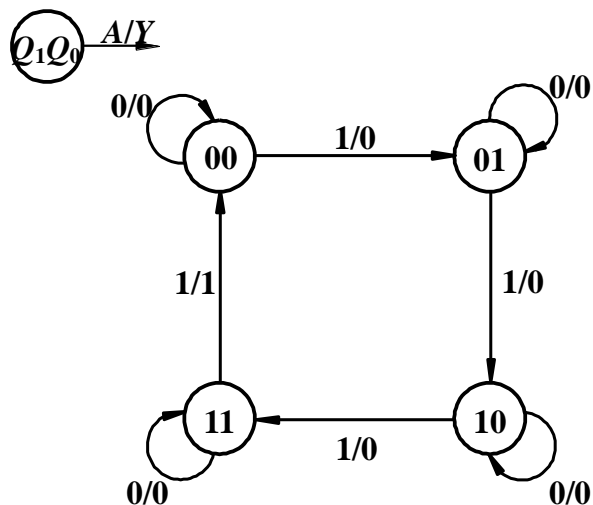
# (5) 画出时序图

$Q_1^n Q_0^n$	$Q_1^{n+1} Q_0^{n+1} / Y$	
	$A=0$	$A=1$
<b>00</b>	<b>00 / 0</b>	<b>01 / 0</b>
<b>01</b>	<b>01 / 0</b>	<b>10 / 0</b>
<b>10</b>	<b>10 / 0</b>	<b>11 / 0</b>
<b>11</b>	<b>11 / 0</b>	<b>00 / 1</b>





## (6) 逻辑功能分析



- 观察状态图和时序图可知，电路是由信号A控制的可控二进制计数器。
- 当A=0时停止计数，电路状态保持不变；
- 当A=1时，在CP上升沿到来后电路状态值加1，一旦计数到11状态，Y输出1，且电路状态将在下一个CP上升沿回到00。
- 输出信号Y的下降沿可用于触发进位操作。





## 例2 试分析如图所示时序电路的逻辑功能。

解：

### 1. 了解电路组成。

电路是由两个JK触发器组成的莫尔型同步时序电路。

### 2. 写出下列各逻辑方程式：

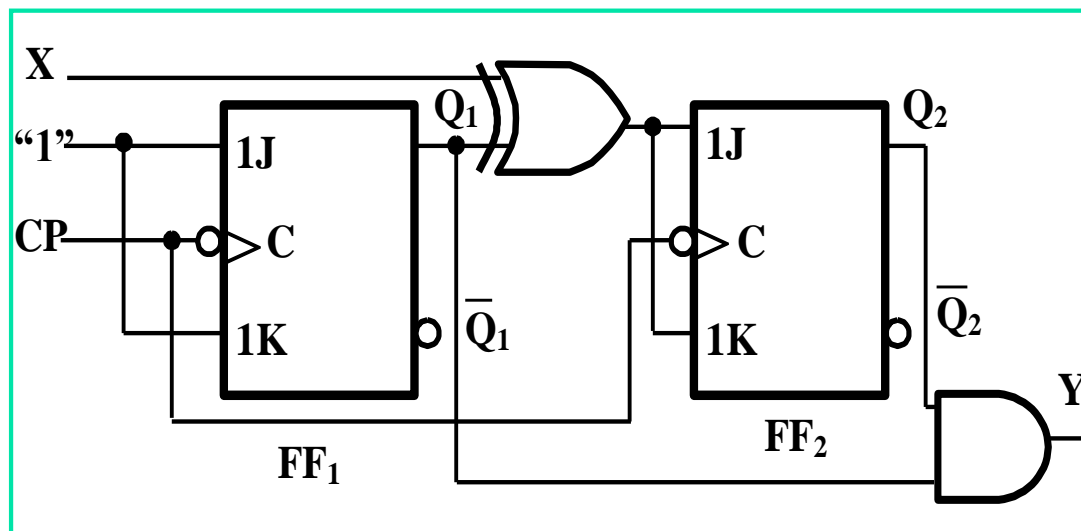
激励方程

$$J_1 = K_1 = 1$$

$$J_2 = K_2 = X \oplus Q_1$$

输出方程

$$Y = Q_2 Q_1$$





## 将激励方程代入JK触发器的特性方程得状态方程

$$\text{FF}_1 \quad J_1=K_1=1$$

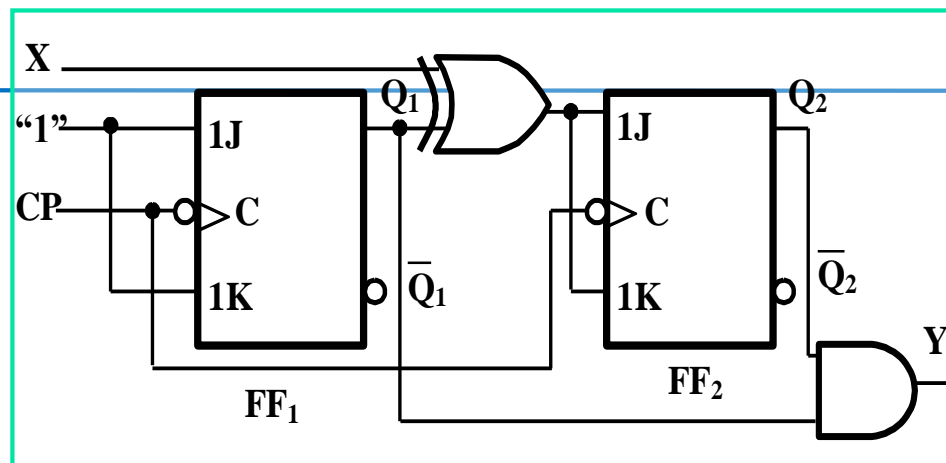


$$Q^{n+1} = J\bar{Q}^n + \bar{K}Q^n$$



$$Q_1^{n+1} = 1 \cdot \overline{Q_1^n} + \bar{1} \cdot Q_1^n = \overline{Q_1^n}$$

$$\text{整理得: } Q_2^{n+1} = X \oplus Q_1^n \oplus Q_2^n$$



$$\text{FF}_2 \quad J_2=K_2=X \oplus Q_1$$



$$Q^{n+1} = J\bar{Q}^n + \bar{K}Q^n$$



$$Q_2^{n+1} = X \oplus Q_1^n \cdot \overline{Q_2^n} + \overline{X \oplus Q_1^n} \cdot Q_2^n$$



### 3. 列出其状态转换表，画出状态转换图和波形图

$$Q_1^{n+1} = \overline{Q_1^n} \quad Q_2^{n+1} = X \oplus Q_1^n \oplus Q_2^n \quad Y = Q_2 Q_1$$

状态转换表

$Q_2^n Q_1^n$	$Q_2^{n+1} Q_1^{n+1} / Y$	
	$X=0$	$X=1$
<b>0 0</b>	<b>0 1 / 0</b>	<b>1 1 / 0</b>
<b>0 1</b>	<b>1 0 / 0</b>	<b>0 0 / 0</b>
<b>1 0</b>	<b>1 1 / 0</b>	<b>0 1 / 0</b>
<b>1 1</b>	<b>0 0 / 1</b>	<b>1 0 / 1</b>

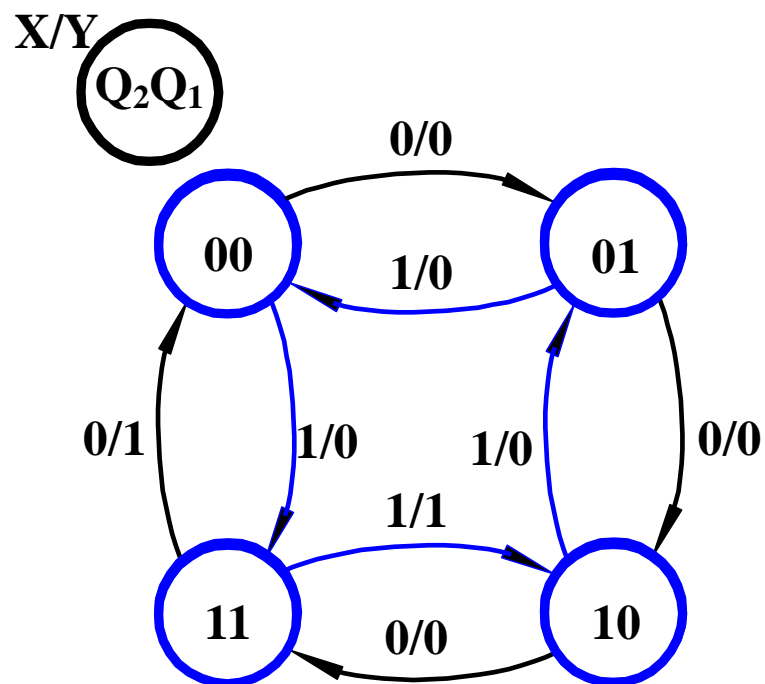


# 画出状态图

## 状态转换表

$Q_2^n Q_1^n$	$Q_2^{n+1} Q_1^{n+1} / Y$	
	X=0	X=1
0 0	0 1 / 0	1 1 / 0
0 1	1 0 / 0	0 0 / 0
1 0	1 1 / 0	0 1 / 0
1 1	0 0 / 1	1 0 / 1

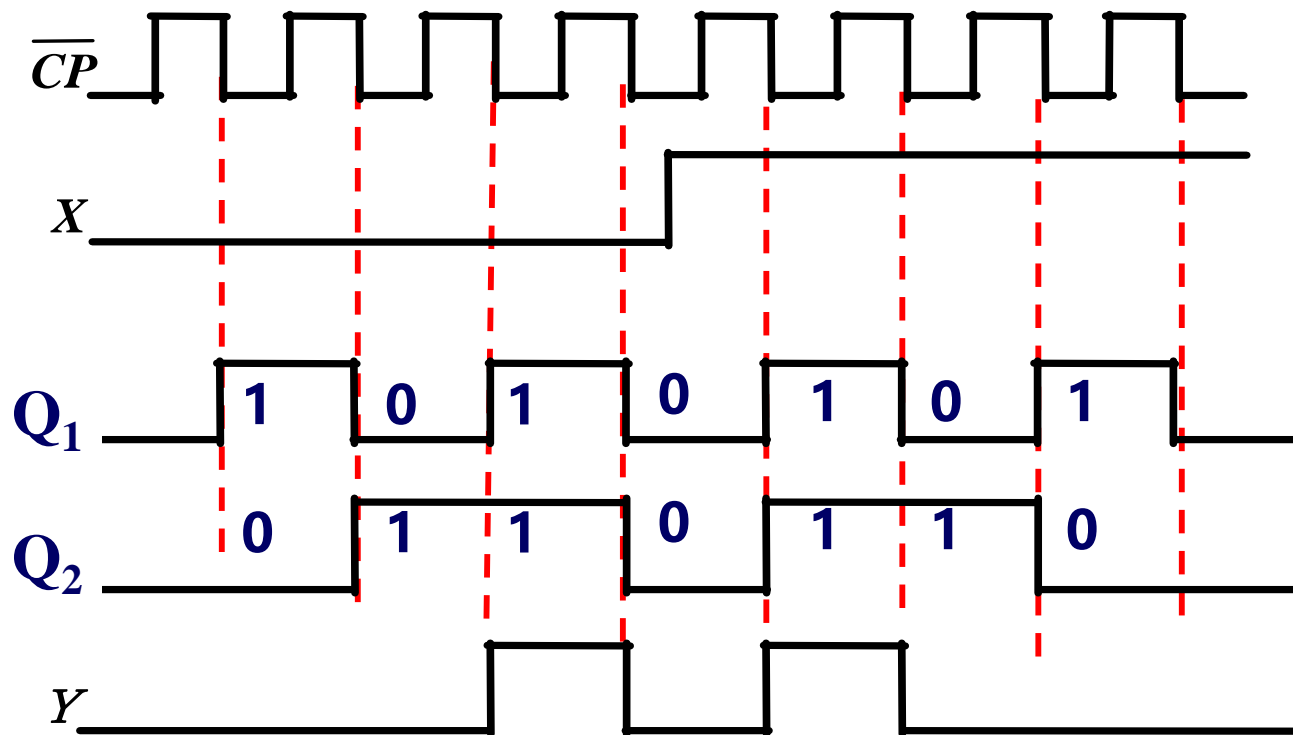
## 状态图





根据状态转换表，画出波形图。

$Q_1^n Q_0^n$	$Q_1^{n+1} Q_0^{n+1}$		$Y$
	$X=0$	$X=1$	
00	01	11	0
01	10	00	0
10	11	01	0
11	00	10	1





## 4. 确定电路的逻辑功能.

**X=0时**



**电路进行加1计数**

**X=1时**

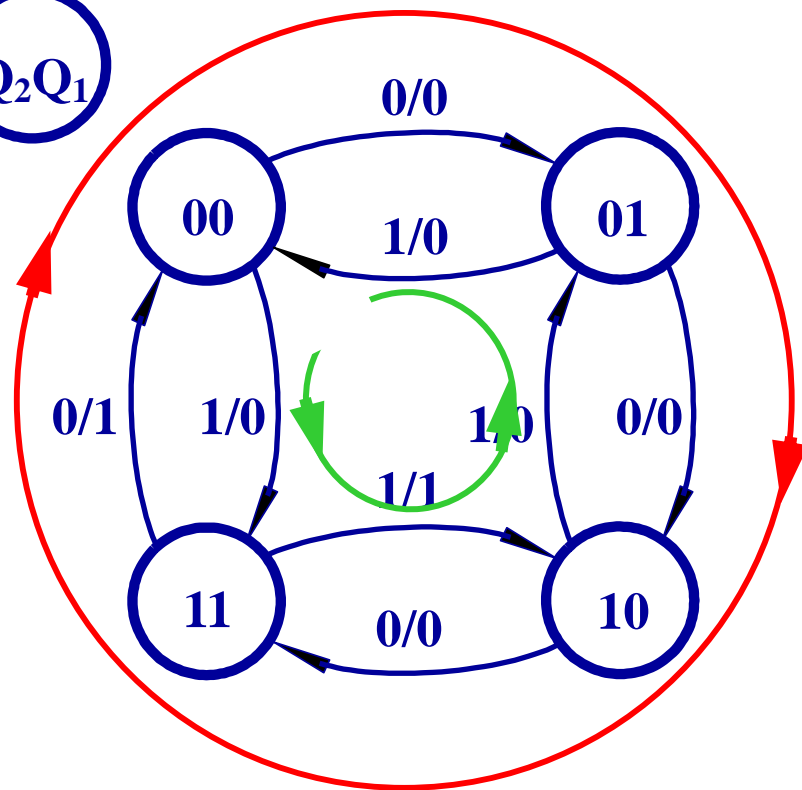


**电路进行减1计数。**

**电路功能:**

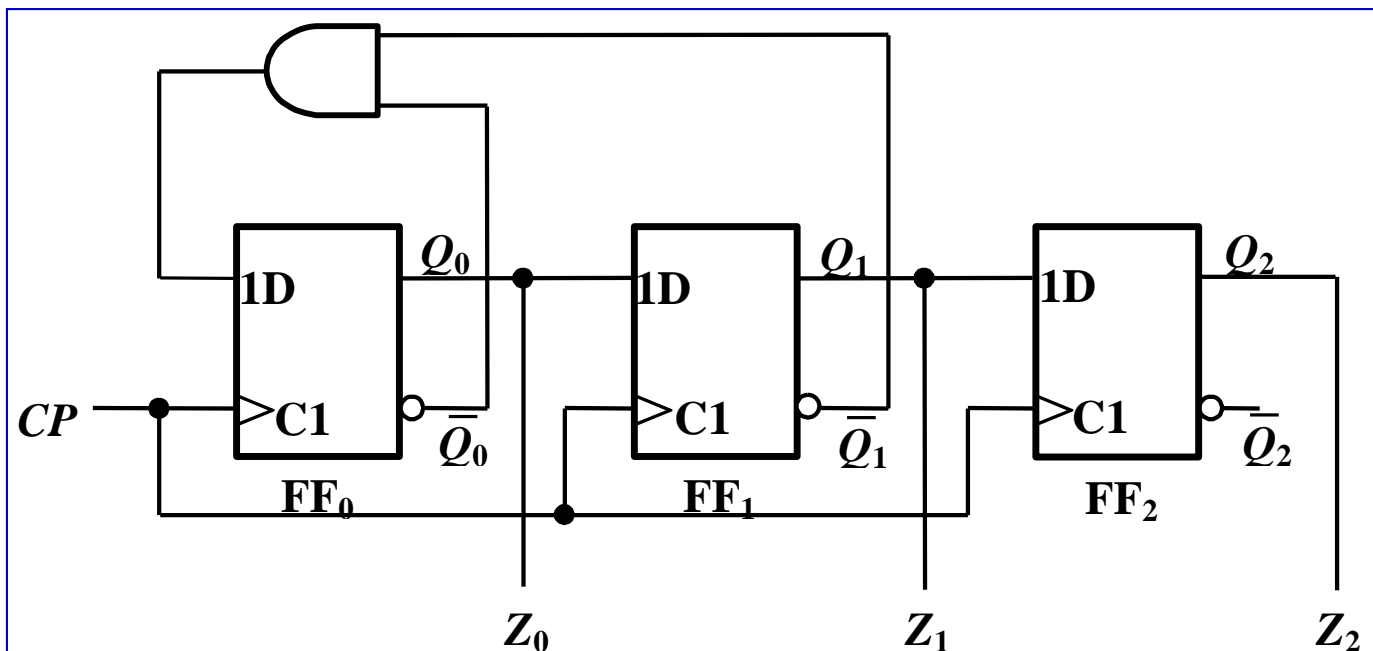
**可逆计数器, Y可理解为进位或借位端。**

X/Y





### 例3 分析下图所示的同步时序电路。



1. 根据电路列出逻辑方程组:

输出方程组  $Z_0 = Q_0$      $Z_1 = Q_1$      $Z_2 = Q_2$

激励方程组  $D_0 = \overline{Q_1}^n \overline{Q_0}^n$      $D_1 = Q_0^n$      $D_2 = Q_1^n$



## 将激励方程代入D 触发器的特性

### 方程得状态方程

$$D_0 = \overline{Q_1} \overline{Q_0} \quad D_1 = Q_0^n \quad D_2 = Q_1^n$$

$$Q^{n+1} = D$$

### 得状态方程

$$Q_0^{n+1} = D_0 = \overline{Q_1} \overline{Q_0}$$

$$Q_1^{n+1} = D_1 = Q_0^n$$

$$Q_2^{n+1} = D_2 = Q_1^n$$

## 2. 列出其状态表

$Q_2^n Q_1^{n1} Q_0^n$	$Q_2^{n+1} Q_1^{n+1} Q_0^{n+1}$
0 0 0	0 0 1
0 0 1	0 1 0
0 1 0	1 0 0
0 1 1	1 1 0
1 0 0	0 0 1
1 0 1	0 1 0
1 1 0	1 0 0
1 1 1	1 1 0

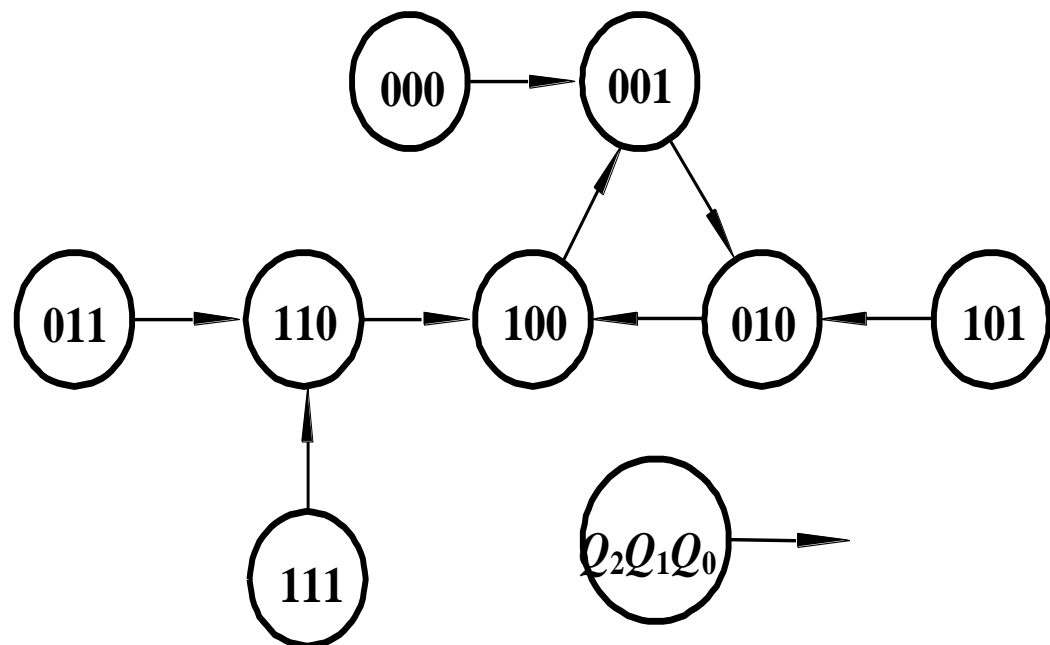




### 3 画出状态图

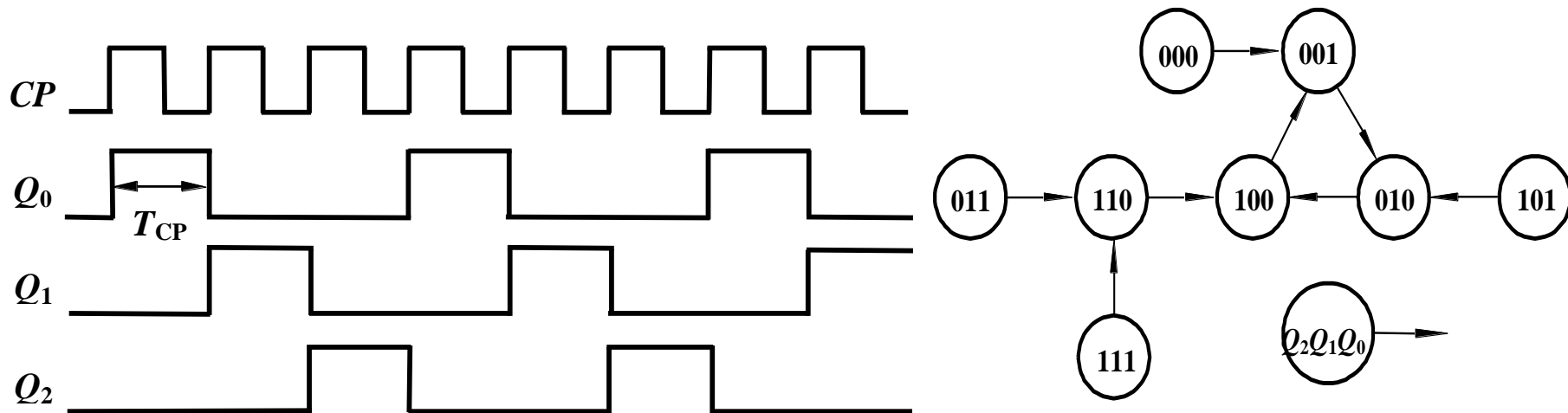
#### 状态表

$Q_2^n Q_1^{n+1} Q_0^n$	$Q_2^{n+1} Q_1^{n+1} Q_0^{n+1}$
000	001
001	010
010	100
011	110
100	001
101	010
110	100
111	110





## 4 画出时序图



## 5 逻辑功能分析

- 由状态图可见，电路的有效状态是三位循环码。
- 从时序图可看出，电路正常工作时，各触发器的  $Q$  端轮流出现一个宽度为一个  $CP$  周期脉冲信号，循环周期为  $3T_{CP}$ 。
- 电路的功能为脉冲分配器或节拍脉冲产生器。



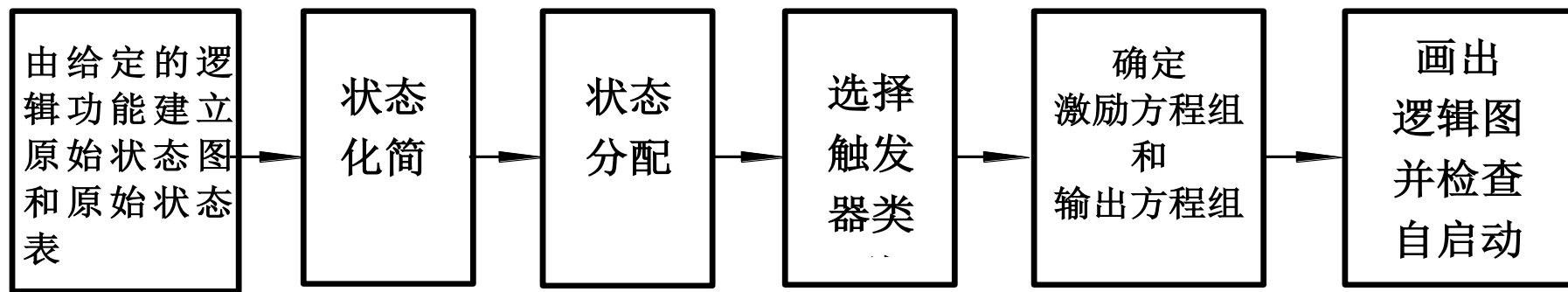
# 同步时序逻辑电路的设计



同步时序逻辑电路的设计是分析的逆过程,其任务是根据实际逻辑问题的要求,设计出能实现给定逻辑功能的电路。

## 1. 设计同步时序逻辑电路的一般步骤

### 同步时序电路的设计过程





## (1)根据给定的逻辑功能建立原始状态图和原始状态表

- ① 明确电路的输入条件和相应的输出要求，分别确定输入变量和输出变量的数目和符号。
- ② 找出所有可能的状态和状态转换之间的关系。
- ③ 根据原始状态图建立原始状态表。

## (2)状态化简-----求出最简状态图

合并等价状态，消去多余状态的过程称为状态化简。

**等价状态：**在相同的输入下有相同的输出，并转换到同一个次态去的两个状态称为等价状态。



### (3) 状态编码（状态分配）；

给每个状态赋以二进制代码的过程。

根据状态数确定触发器的个数，

$$2^{n-1} < M \leq 2^n \quad (M: \text{状态数}; n: \text{触发器的个数})$$

### (4) 选择触发器的类型；

### (5) 求出电路的激励方程和输出方程；

### (6) 画出逻辑图并检查自校正能力。



## 2 同步时序逻辑电路设计举例

例1 用D触发器设计一个8421 BCD码同步十进制加计数器。

(1) 8421码同步十进制加计数器的状态表

计数脉冲 $CP$ 顺序	现 态				次 态			
	$Q_3^n$	$Q_2^n$	$Q_1^n$	$Q_0^n$	$Q_3^{n+1}$	$Q_2^{n+1}$	$Q_1^{n+1}$	$Q_0^{n+1}$
0	0	0	0	0	0	0	0	1
1	0	0	0	1	0	0	1	0
2	0	0	1	0	0	0	1	1
3	0	0	1	1	0	1	0	0
4	0	1	0	0	0	1	0	1
5	0	1	0	1	0	1	1	0
6	0	1	1	0	0	1	1	1
7	0	1	1	1	1	0	0	0
8	1	0	0	0	1	0	0	1
9	1	0	0	1	0	0	0	0



## (2) 确定激励方程组

计数脉冲 CP的顺序	现 态				次 态				激励信号			
	$Q_3^n$	$Q_2^n$	$Q_1^n$	$Q_0^n$	$Q_3^{n+1}$	$Q_2^{n+1}$	$Q_1^{n+1}$	$Q_0^{n+1}$	$D_3$	$D_2$	$D_1$	$D_0$
0	0	0	0	0	0	0	0	1	0	0	0	1
1	0	0	0	1	0	0	1	0	0	0	1	0
2	0	0	1	0	0	0	1	1	0	0	1	1
3	0	0	1	1	0	1	0	0	0	1	0	0
4	0	1	0	0	0	1	0	1	0	1	0	1
5	0	1	0	1	0	1	1	0	0	1	1	0
6	0	1	1	0	0	1	1	1	0	1	1	1
7	0	1	1	1	1	0	0	0	1	0	0	0
8	1	0	0	0	1	0	0	1	1	0	0	1
9	1	0	0	1	0	0	0	0	0	0	0	0

$D_3$ 、 $D_2$ 、 $D_1$ 、 $D_0$  是触发器现态还是次态的函数？

$D_3$ 、 $D_2$ 、 $D_1$ 、 $D_0$ 是触发器现态的函数





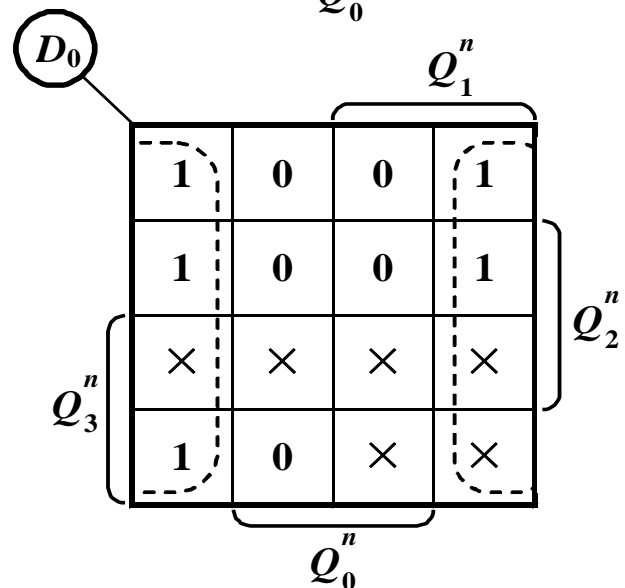
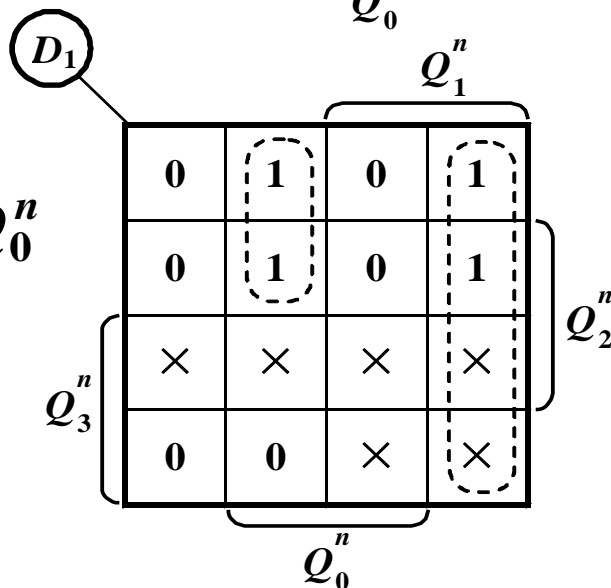
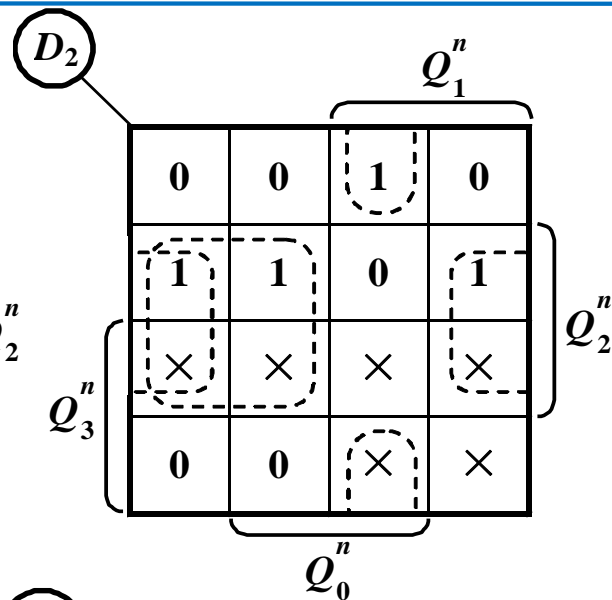
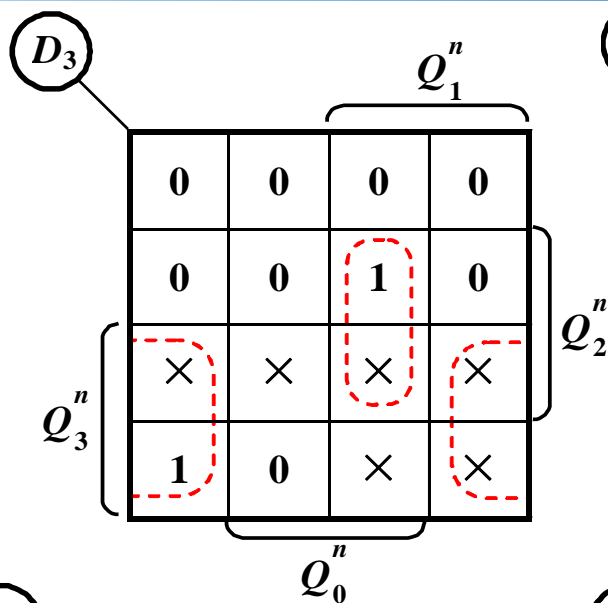
# 画出各触发器激励信号的卡诺图

$$D_3 = \overline{Q_3^n} \overline{Q_0^n} + Q_2^n Q_1^n Q_0^n$$

$$D_2 = Q_2^n \overline{Q_1^n} + Q_2^n \overline{Q_0^n} + \overline{Q_2^n} Q_1^n Q_0^n$$

$$D_1 = Q_1^n \overline{Q_0^n} + \overline{Q_3^n} Q_1^n Q_0^n$$

$$D_0 = \overline{Q_0^n}$$





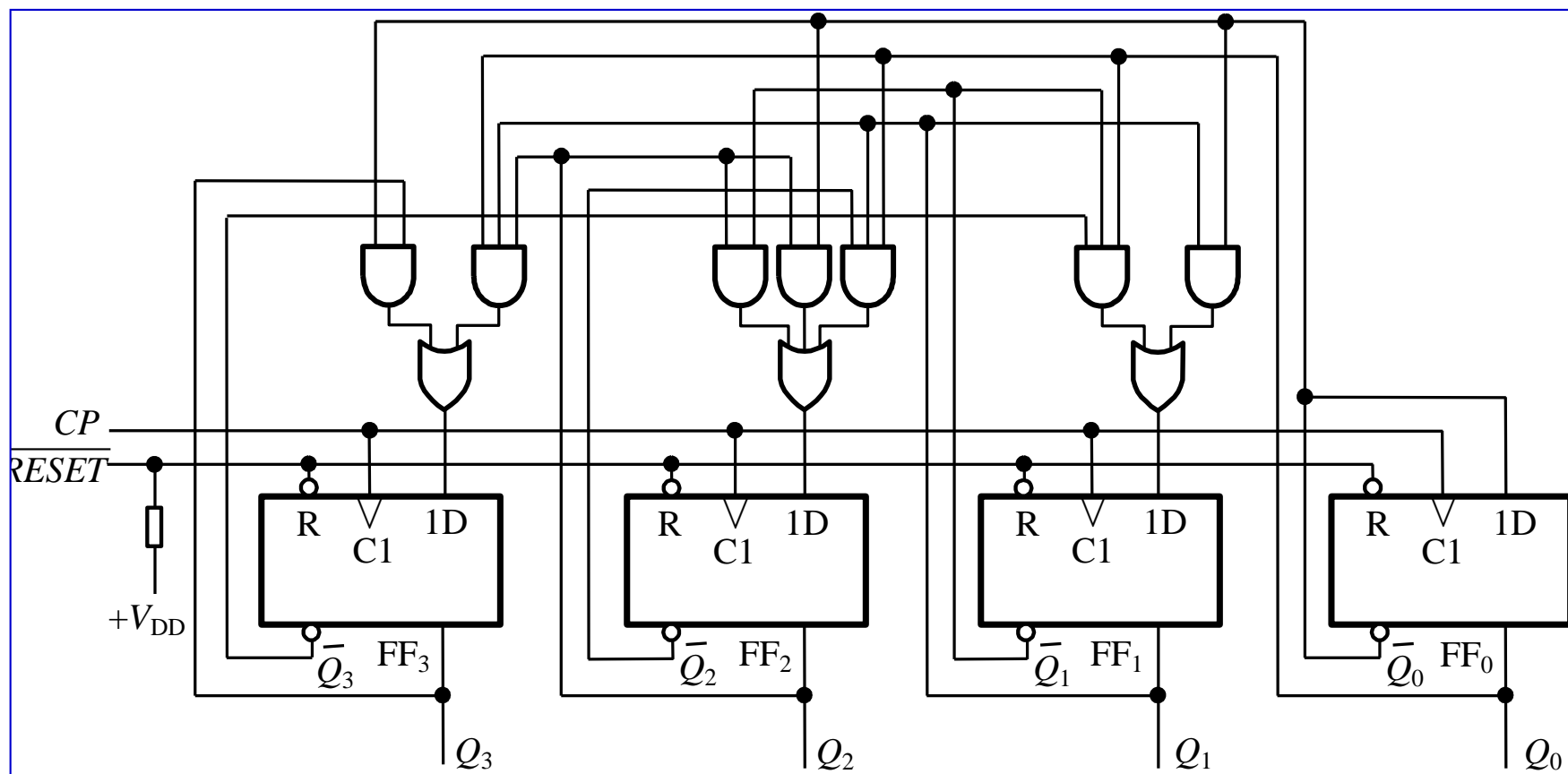
## 画出逻辑图

$$D_3 = \overline{Q_3^n} \overline{Q_0^n} + Q_2^n \overline{Q_1^n} Q_0^n$$

$$D_2 = Q_2^n \overline{Q_1^n} + Q_2^n \overline{Q_0^n} + \overline{Q_2^n} Q_1^n Q_0^n$$

$$D_1 = Q_1^n \overline{Q_0^n} + \overline{Q_3^n} \overline{Q_1^n} \overline{Q_0^n}$$

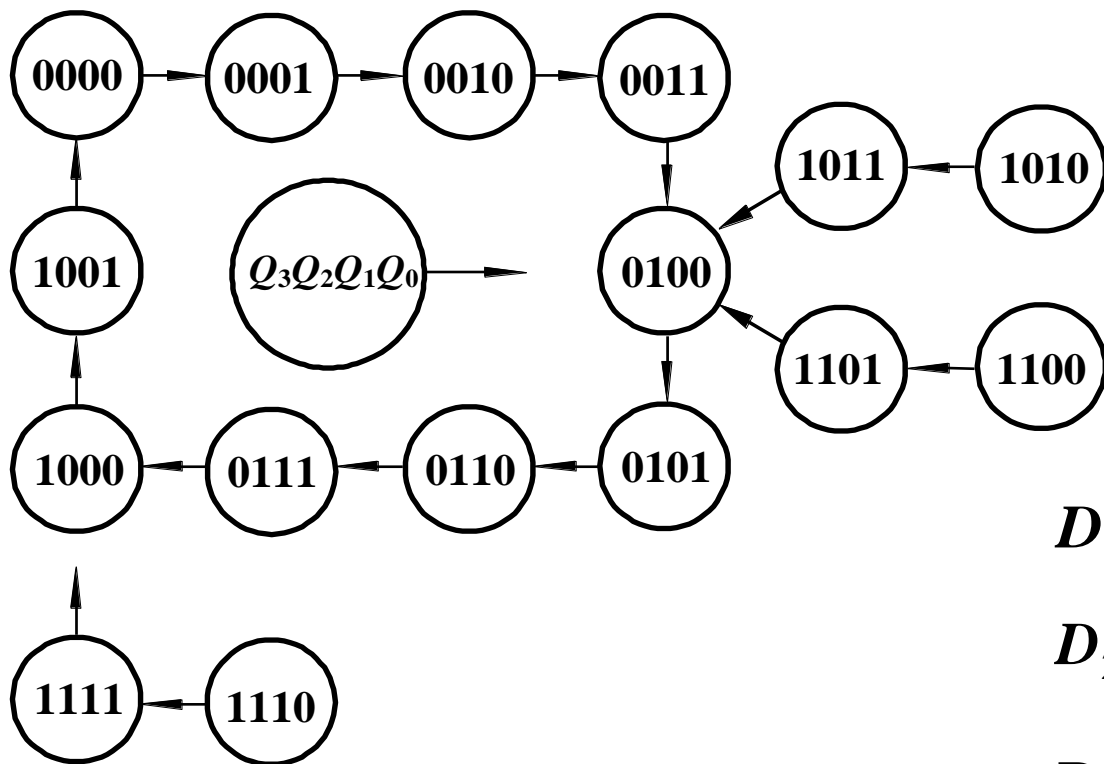
$$D_0 = \overline{Q_0^n}$$





### (3) 画出逻辑图，并检查自启动能力

#### 画出完全状态图



计数脉冲 CP 顺序	现 态				次 态			
	$Q_3^n$	$Q_2^n$	$Q_1^n$	$Q_0^n$	$Q_3^{n+1}$	$Q_2^{n+1}$	$Q_1^{n+1}$	$Q_0^{n+1}$
0	0	0	0	0	0	0	0	1
1	0	0	0	1	0	0	1	0
2	0	0	1	0	0	0	1	1
3	0	0	1	1	0	1	0	0
4	0	1	0	0	0	1	0	1
5	0	1	0	1	0	1	1	0
6	0	1	1	0	0	1	1	1
7	0	1	1	1	1	0	0	0
8	1	0	0	0	1	0	0	1
9	1	0	0	1	0	0	0	0

$$D_3 = \overline{Q_3^n} \overline{Q_0^n} + \overline{Q_2^n} \overline{Q_1^n} \overline{Q_0^n}$$

$$D_2 = \overline{Q_2^n} \overline{Q_1^n} + \overline{Q_2^n} \overline{Q_0^n} + \overline{Q_2^n} \overline{Q_1^n} \overline{Q_0^n}$$

$$D_1 = \overline{Q_1^n} \overline{Q_0^n} + \overline{Q_3^n} \overline{Q_1^n} \overline{Q_0^n}$$

$$D_0 = \overline{Q_0^n}$$

电路具有自启动能力



**例2** 设计一个串行数据检测器。电路的输入信号 $X$ 是与时钟脉冲同步的串行数据，输出信号为 $Z$ ；要求电路输入信号 $X$ 出现110序列时，输出信号 $Z$ 为1，否则为0。

解：(1) 根据给定的逻辑功能建立原始状态图和原始状态表

1) 确定输入、输出变量及电路的状态数：

输入变量： $A$     输出变量： $Z$     **状态数：4个**

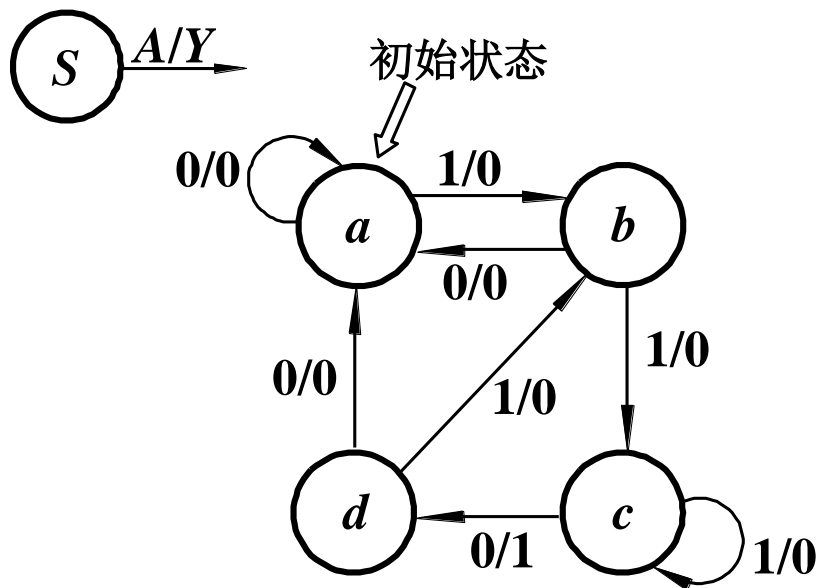
2) 定义输入 输出逻辑状态和每个电路状态的含义；

$a$  —— 初始状态；       $b$  ——  $A$ 输入1后；

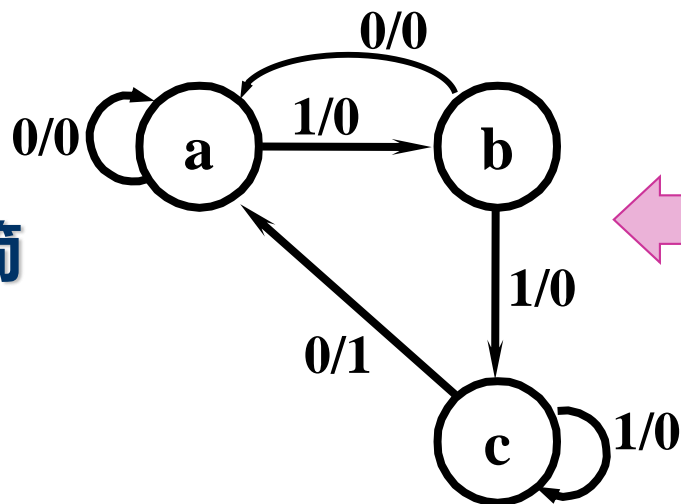
$c$  ——  $A$ 输入11后；       $d$  ——  $A$ 输入110后。



## (2) 列出原始状态转换表



现态	次态/输出	
	A=0	A=1
a	a / 0	b / 0
b	a / 0	c / 0
c	d / 1	c / 0
d	a / 0	b / 0



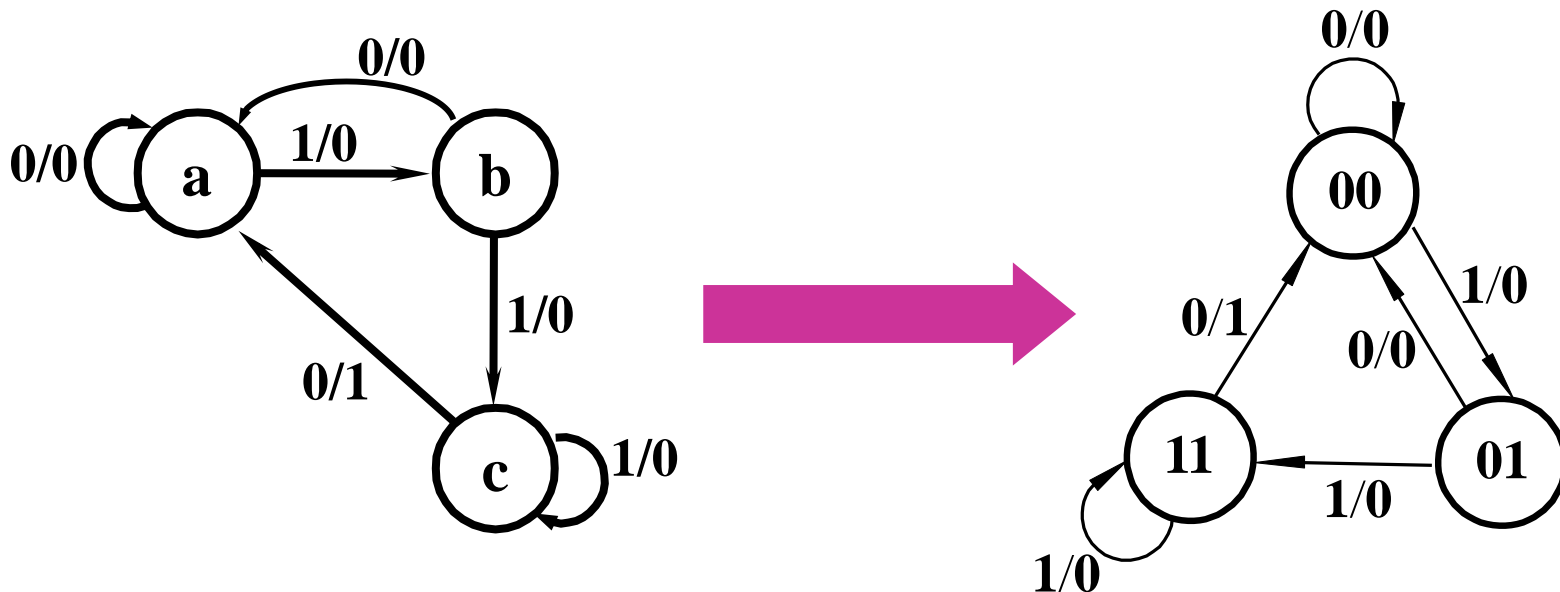
现态	次态 / 输出	
	A=0	A=1
a	a / 0	b / 0
b	a / 0	c / 0
c	a / 1	c / 0

## (2) 状态化简



### (3) 状态分配

令  $a = 00$ ,  $b = 01$ ,  $c = 11$ ,



### (4) 选择触发器的类型

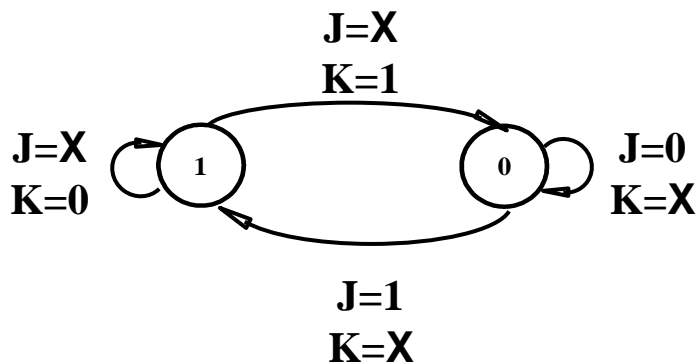
触发器个数: 两个。

类型: 采用对  $CP$  下降沿敏感的  $JK$  触发器。

现态 $Q_1Q_0$	$Q_1^{n+1} Q_0^{n+1} / Y$	
	A=0	A=1
00	00 / 0	01 / 0
01	00 / 0	11 / 0
11	00 / 1	11 / 0



# (5) 求激励方程和输出方程



现态 $Q_1Q_0$	$Q_1^{n+1} Q_0^{n+1} / Y$	
	A=0	A=1
00	00 / 0	01 / 0
01	00 / 0	11 / 0
11	00 / 1	11 / 0

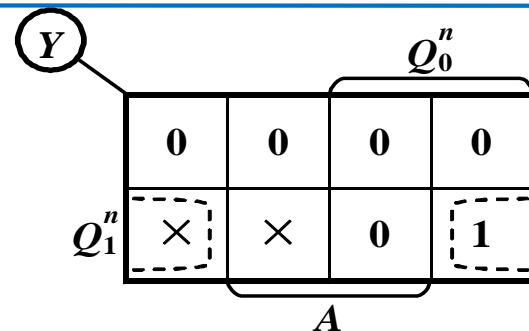
## 状态转换真值表及激励信号

$Q_1^n$	$Q_0^n$	A	$Q_1^{n+1}$	$Q_0^{n+1}$	Y	激励信号			
						$J_1$	$K_1$	$J_0$	$K_0$
0	0	0	0	0	0	×	0	×	
0	0	1	0	1	0	0	×	1	×
0	1	0	0	0	0	0	×	×	1
0	1	1	1	1	0	1	×	0	×
1	1	0	0	0	1	×	1	×	1
1	1	1	1	1	0	×	0	×	0

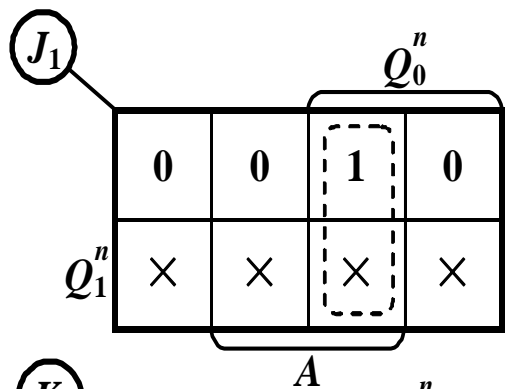


# (5) 求激励方程和输出方程 (卡诺图化简)

$Q_1^n$	$Q_0^n$	$A$	$Q_1^{n+1}$	$Q_0^{n+1}$	$Y$	激励信号			
						$J_1$	$K_1$	$J_0$	$K_0$
0	0	0	0	0	0	×	0	×	
0	0	1	0	1	0	0	×	1	×
0	1	0	0	0	0	0	×	×	1
0	1	1	1	1	0	1	×	0	×
1	1	0	0	0	1	×	1	×	1
1	1	1	1	1	0	×	0	×	0

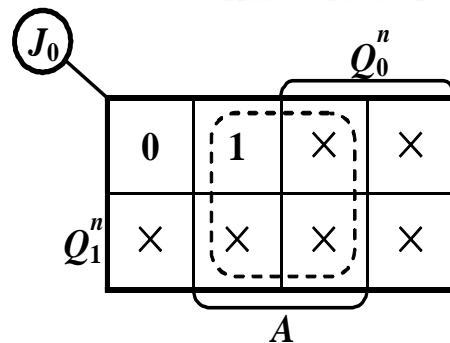


输出方程  $Y = Q_1 \bar{A}$

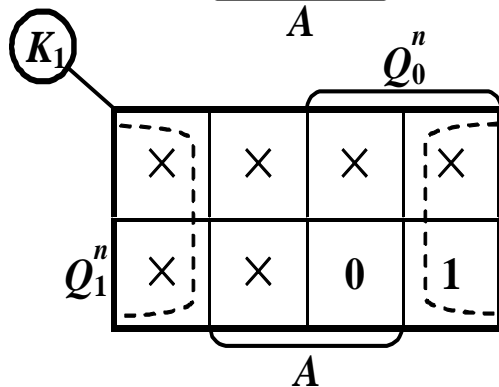


激励方程

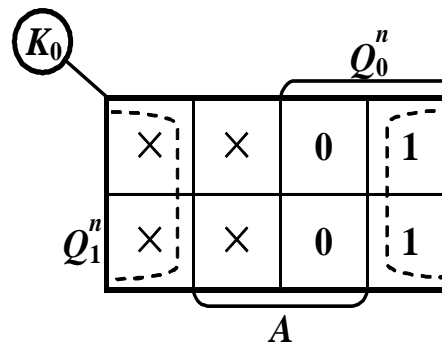
$J_1 = Q_0 A$



$J_0 = A$



$K_1 = \bar{A}$



$K_0 = \bar{A}$





## (6) 根据激励方程和输出方程画出逻辑图，并检查自校正能力

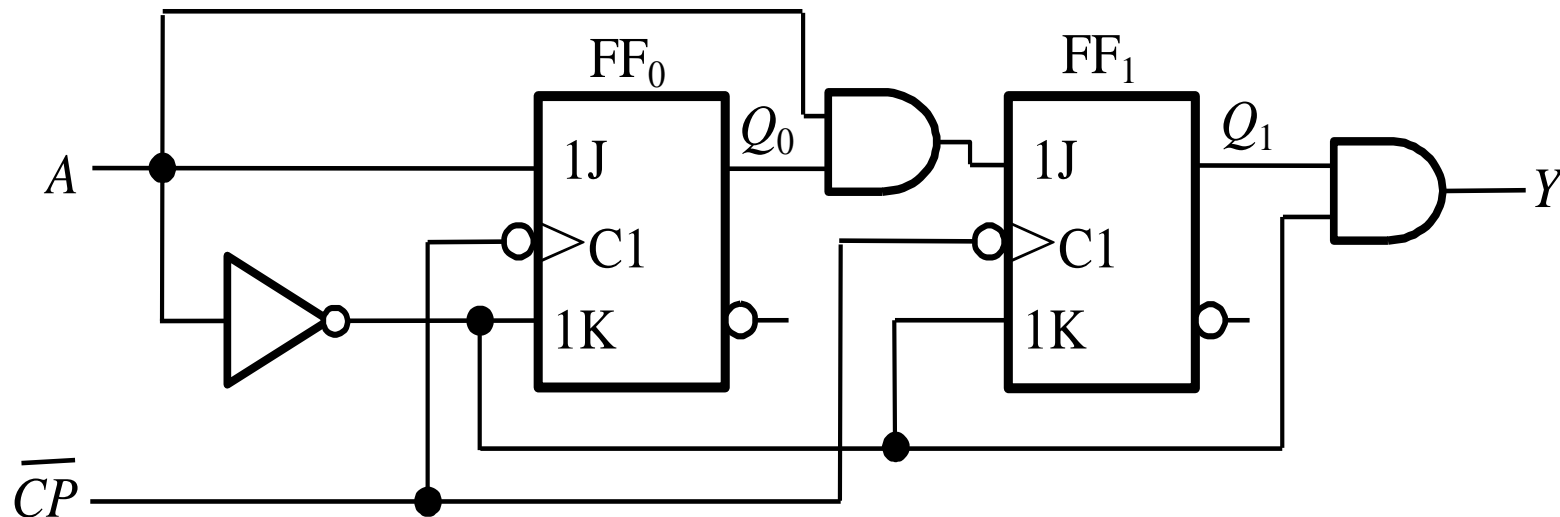
激励方程

$$J_1 = Q_0 A \quad K_1 = \bar{A}$$

$$J_0 = A \quad K_0 = \bar{A}$$

输出方程

$$Y = Q_1 \bar{A}$$





# 检查自校正能力和输出

当  $Q_1 Q_0 = 10$  时

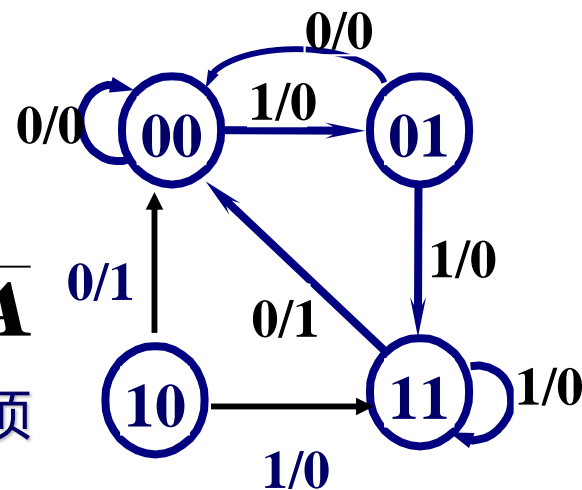
$A=0$      $Q_1 Q_0 = 00$      $Y = 1$

$A=1$      $Q_1 Q_0 = 11$      $Y = 0$

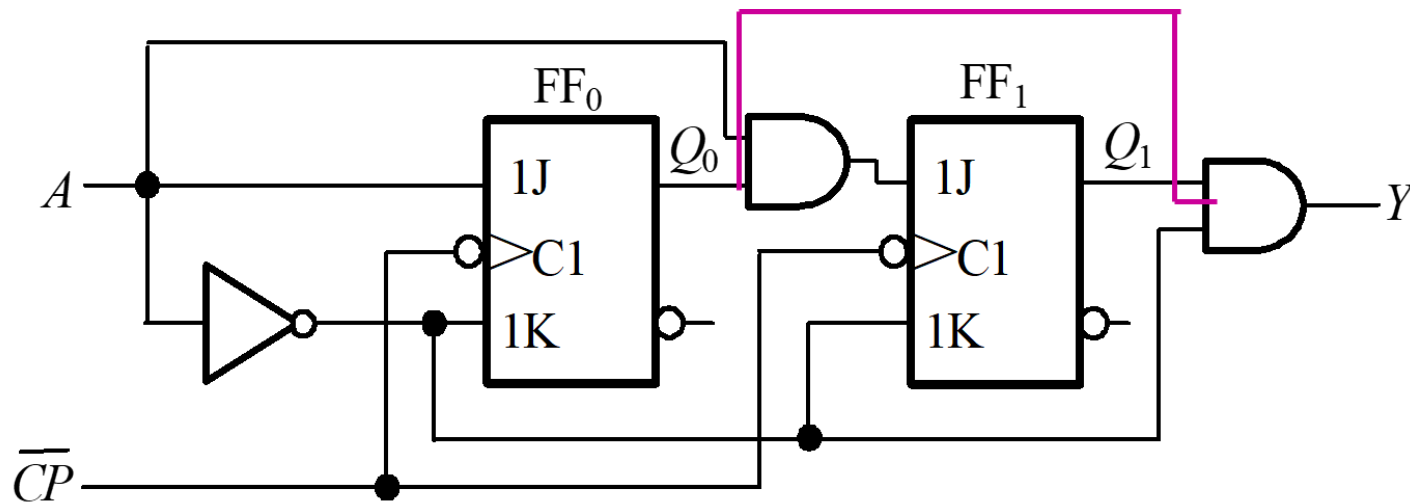
输出方程  $Y = Q_1 \bar{A}$   $\rightarrow$   $Y = Q_1 Q_0 \bar{A}$

卡诺图化简去掉无关项

	$Q_0^n$			
	0	0	0	0
$Q_1^n$	×	×	0	1
	A			



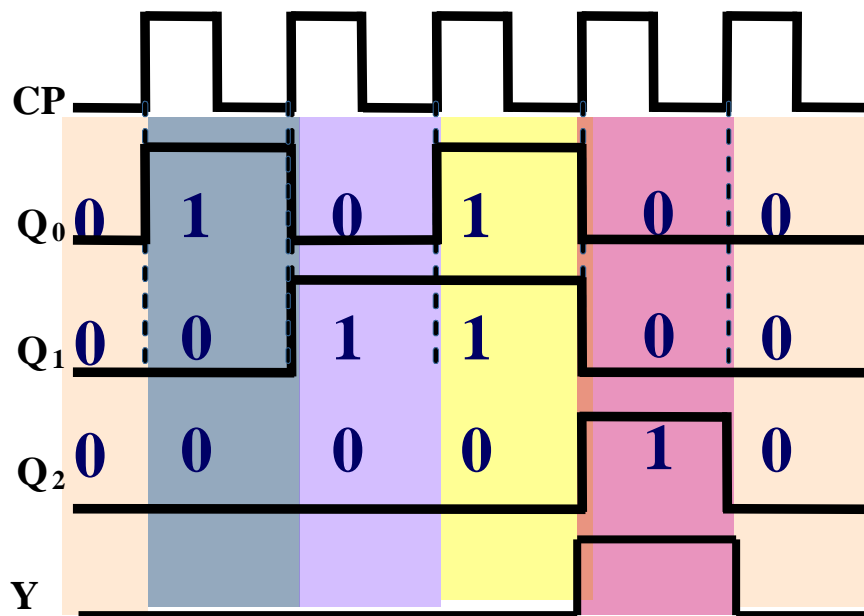
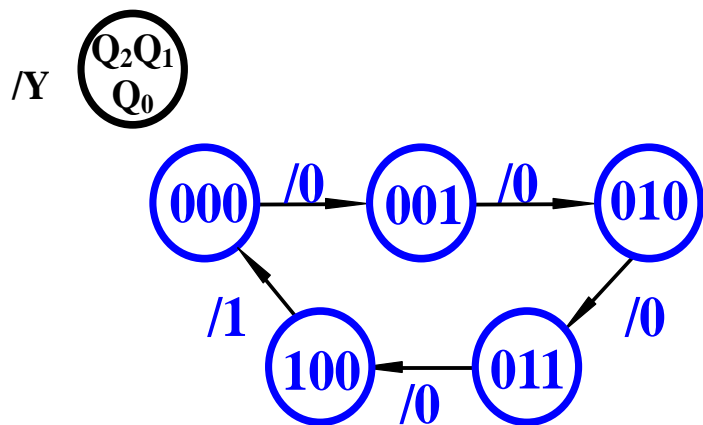
能自启动



**例3 试设计一个同步时序电路，要求电路中触发器 $Q_0$ 、 $Q_1$ 、 $Q_2$ 及输出Y端的信号与CP时钟信号波形满足下图所示的时序关系。**

**解：据题意可直接由波形图**

**1、画出电路状态图。**



**2、确定触发器的类型和个数**

**触发器个数：3个**

**触发器类型：上升沿触发的JK边沿触发器。**

**3、求出电路的激励方程和输出方程；**



$Q_2^n$	$Q_1^n$	$Q_0^n$	$Q_2^{n+1}$	$Q_1^{n+1}$	$Q_0^{n+1}$	Y	$J_2$	$K_2$	$J_1$	$K_1$	$J_0$	$K_0$
0	0	0	0	0	1	0	0	X	0	X	1	X
0	0	1	0	1	0	0	0	X	1	X	X	1
0	1	0	0	1	1	0	0	X	X	0	1	X
0	1	1	1	0	0	0	1	X	X	1	X	1
1	0	0	0	0	0	1	X	1	0	X	0	X

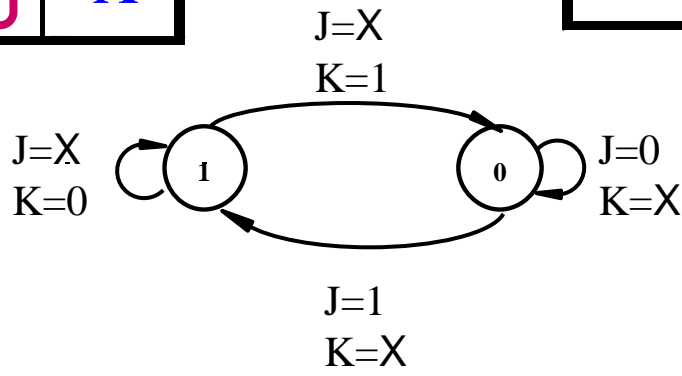
$J_2$  Karnaugh map for  $J_2$ :

$Q_2^n$	$Q_1^n Q_0^n$			
	00	01	11	10
0	0	0	1	0
1	X	X	X	X

$K_2$  Karnaugh map for  $K_2$ :

$Q_2^n$	$Q_1^n Q_0^n$			
	00	01	11	10
0	X	X	X	X
1	1	X	X	X

$$J_2 = Q_0^n Q_1^n$$



$$K_2 = 1$$

$$J_1 = Q_0^n \quad K_1 = Q_0^n$$

$$J_0 = \overline{Q_2^n} \quad K_0 = 1$$



# 求激励方程的第二种方法

Y	$Q_1^n Q_0^n$			
	00	01	11	10
$Q_2^n$	0	0	0	0
	1	1	X	X

$$Y = Q_2^n$$

$Q_2^n$	$Q_1^n$	$Q_0^n$	$Q_2^{n+1}$	$Q_1^{n+1}$	$Q_0^{n+1}$	Y
0	0	0	0	0	1	0
0	0	1	0	1	0	0
0	1	0	0	1	1	0
0	1	1	1	0	0	0
1	0	0	0	0	0	1

$Q_2^n$	$Q_1^n Q_0^n$			
	00	01	11	10
0	0	0	1	0
1	0	X	X	X

$$Q_2^{n+1}$$

$$Q_2^{n+1} = Q_1^n Q_0^n \overline{Q_2^n}$$

$Q_2^n$	$Q_1^n Q_0^n$			
	00	01	11	10
0	0	1	0	1
1	0	X	X	X

$$Q_1^{n+1}$$

$$Q_1^{n+1} = \overline{Q_1^n} Q_0^n + Q_1^n \overline{Q_0^n}$$

$Q_2^n$	$Q_1^n Q_0^n$			
	00	01	11	10
0	1	0	0	1
1	0	X	X	X

$$Q_0^{n+1}$$

$$Q_0^{n+1} = \overline{Q_2^n} \cdot \overline{Q_0^n}$$



$$Q^{n+1} = J\bar{Q}^n + \bar{K}Q^n$$

Y	$Q_1^n Q_0^n$	00	01	11	10
	$Q_2^n$	0	0	0	0
0		0	0	0	0
1		1	X	X	X

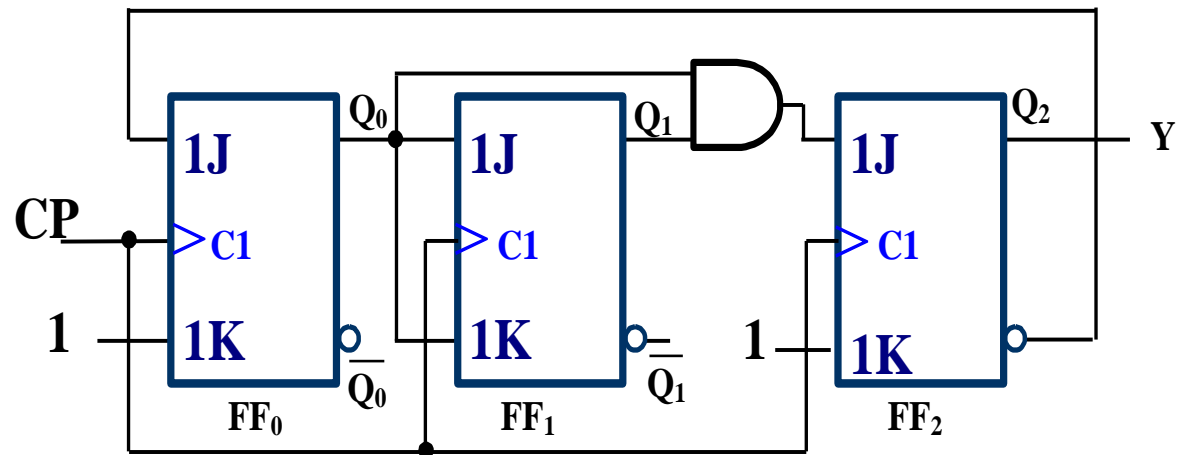
$$J_2 = Q_0^n Q_1^n \quad K_2 = 1$$

$$J_1 = Q_0^n \quad K_1 = Q_0^n$$

$$J_0 = \bar{Q}_2^n \quad K_0 = 1$$

$$Y = Q_2^n$$

#### 4、画出逻辑图





# 5、检查自启动能力

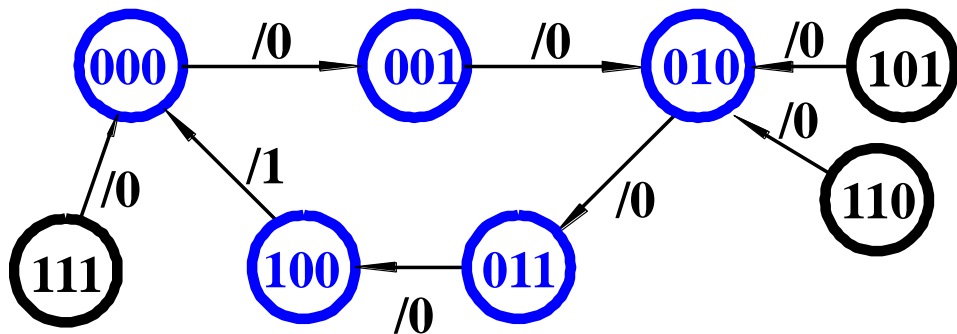
$$Q_0^{n+1} = \overline{Q_2^n} \cdot \overline{Q_0^n}$$

$$Q_1^{n+1} = Q_0^n \overline{Q_1^n} + \overline{Q_0^n} Q_1^n$$

$$Q_2^{n+1} = Q_0^n Q_1^n \overline{Q_2^n}$$

$Q_2^n$	$Q_1^n$	$Q_0^n$	$Q_2^{n+1}$	$Q_1^{n+1}$	$Q_0^{n+1}$	Y
0	0	0	0	0	1	0
0	0	1	0	1	0	0
0	1	0	0	1	1	0
0	1	1	1	0	0	0
1	0	0	0	0	0	1
1	0	1	0	1	0	1
1	1	0	0	1	0	1
1	1	1	0	0	0	1

电路具备自启动能力





$Q_2^n$	$Q_1^n$	$Q_0^n$	$Q_2^{n+1}$	$Q_1^{n+1}$	$Q_0^{n+1}$	Y
0	0	0	0	0	1	0
0	0	1	0	1	0	0
0	1	0	0	1	1	0
0	1	1	1	0	0	0
1	0	0	0	0	0	1

1	0	1	0	1	0	0
1	1	0	0	1	0	0
1	1	1	0	0	0	0

Y		$Q_1^n Q_0^n$			
		00	01	11	10
$Q_2^n$	0	0	0	0	0
	1	1	X	X	X

修改输出方程:

$$Y = Q_2^n$$

$$Y = Q_2^n \cdot \overline{Q_1^n} \cdot \overline{Q_0^n}$$

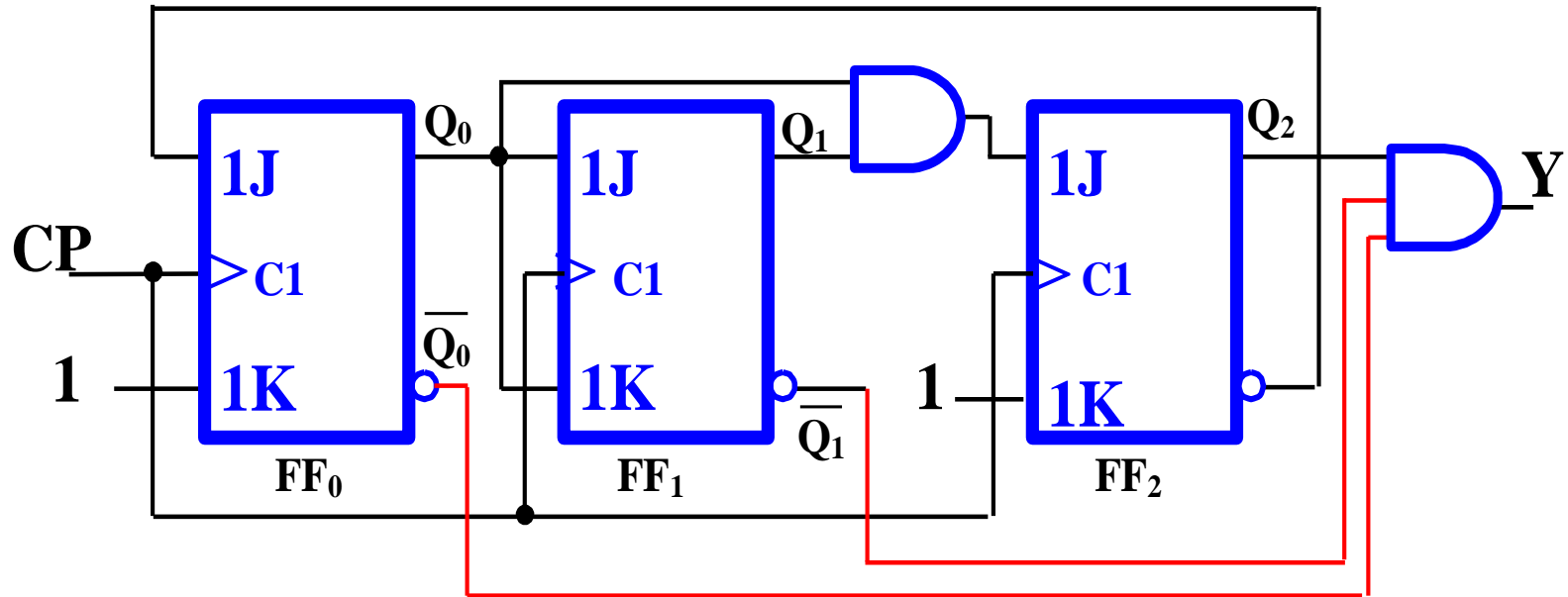
电路的输出有错!





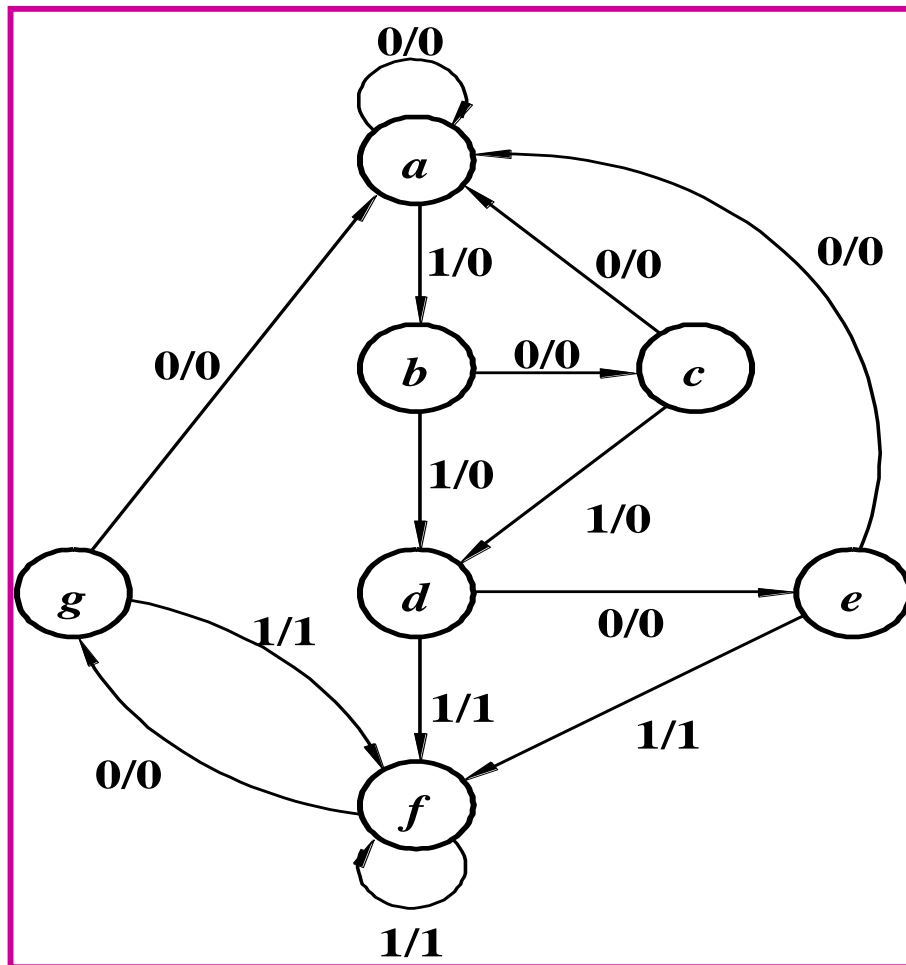
## 修改后的逻辑图

$$Y = Q_2^n \quad \longrightarrow \quad Y = Q_2^n \cdot \overline{Q_1^n} \cdot \overline{Q_0^n}$$





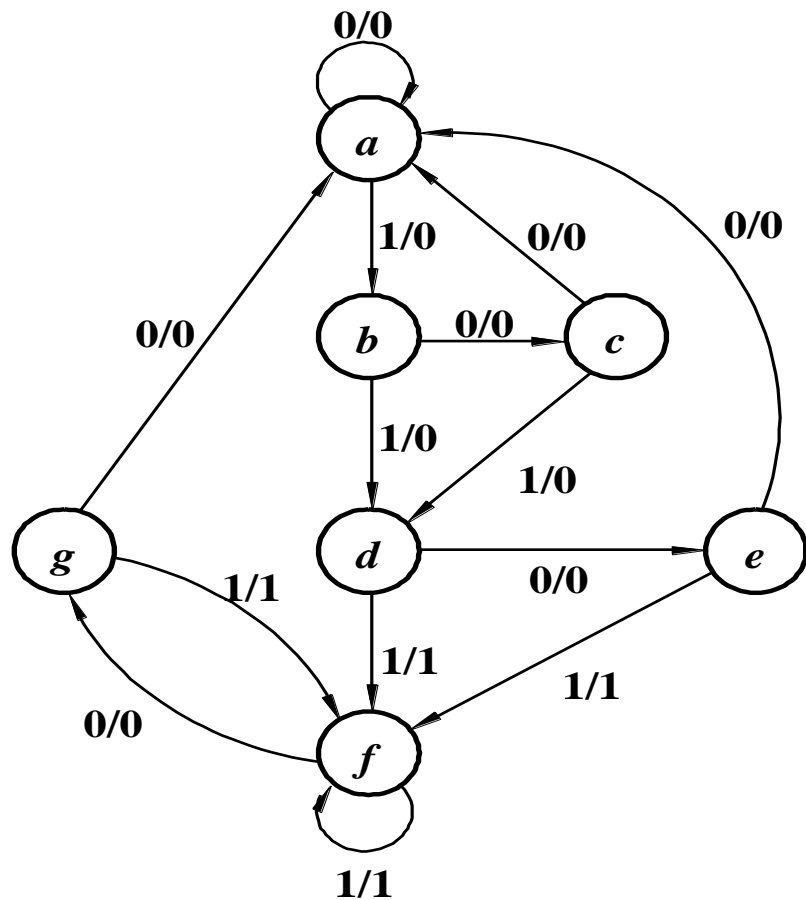
## 例4 用D 触发器设计状态变化满足下状态图的时序逻辑电路





# 1、列出原始状态表

## 原始状态表



现态 ( $S^n$ )	次态/输出 ( $S^{n+1}/Y$ )	
	A=0	A=1
$a$	$a / 0$	$b / 0$
$b$	$c / 0$	$d / 0$
$c$	$a / 0$	$d / 0$
$d$	$e / 0$	$f / 1$
$e$	$a / 0$	$f / 1$
$f$	$g / 0$	$f / 1$
$g$	$a / 0$	$f / 1$



## 2、状态表化简

现态 ( $S^n$ )	次态/输出 ( $S^{n+1}/Y$ )	
	A=0	A=1
<i>a</i>	<i>a</i> / 0	<i>b</i> / 0
<i>b</i>	<i>c</i> / 0	<i>d</i> / 0
<i>c</i>	<i>a</i> / 0	<i>d</i> / 0
<i>d</i>	<i>e</i> / 0	<i>f</i> / 1
<i>e</i>	<i>a</i> / 0	<i>f</i> / 1
<i>f</i>	<i>g</i> / 0	<i>f</i> / 1
<i>g</i>	<i>a</i> / 0	<i>f</i> / 1

### 第一次化简状态表

现态 ( $S^n$ )	次态/输出 ( $S^{n+1}/Y$ )	
	A=0	A=1
<i>a</i>	<i>a</i> / 0	<i>b</i> / 0
<i>b</i>	<i>c</i> / 0	<i>d</i> / 0
<i>c</i>	<i>a</i> / 0	<i>d</i> / 0
<i>d</i>	<i>e</i> / 0	<i>f</i> / 1
<i>e</i>	<i>a</i> / 0	<i>f</i> / 1
<i>f</i>	<i>e</i> / 0	<i>f</i> / 1



### 3、状态编码

$a=000$ ;  $b=001$ ;  $c=010$ ;  $d=011$ ;  $e=100$

#### 最后简化的状态表

现态 ( $S^n$ )	次态/输出 ( $S^{n+1}/Y$ )	
	A=0	A=1
$a$	$a / 0$	$b / 0$
$b$	$c / 0$	$d / 0$
$c$	$a / 0$	$d / 0$
$d$	$e / 0$	$d / 1$
$e$	$a / 0$	$d / 1$



#### 已分配状态的状态表

现态 ( $S^n$ )	次态/输出 ( $S^{n+1}/Y$ )	
	A=0	A=1
<b>000</b>	<b>000 / 0</b>	<b>001 / 0</b>
<b>001</b>	<b>010 / 0</b>	<b>011 / 0</b>
<b>010</b>	<b>000 / 0</b>	<b>011 / 0</b>
<b>011</b>	<b>100 / 0</b>	<b>011 / 1</b>
<b>100</b>	<b>000 / 0</b>	<b>011 / 1</b>



## 三种状态分配方案

状态	方案1 自然二进制码	方案2 格雷码	方案3 “一对一”
<i>a</i>	0 0 0	0 0 0	0 0 0 0 1
<i>b</i>	0 0 1	0 0 1	0 0 0 1 0
<i>c</i>	0 1 0	0 1 1	0 0 1 0 0
<i>d</i>	0 1 1	0 1 0	0 1 0 0 0
<i>e</i>	1 0 0	1 1 0	1 0 0 0 0



## 4 求激励方程、输出方程

### 状态转换真值表

$Q_2^n$	$Q_1^n$	$Q_0^n$	A	$Q_2^{n+1}(D_2)$	$Q_1^{n+1}(D_1)$	$Q_0^{n+1}(D_0)$	Y
0	0	0	0	0	0	0	0
0	0	0	1	0	0	1	0
0	0	1	0	0	1	0	0
0	0	1	1	0	1	1	0
0	1	0	0	0	0	0	0
0	1	0	1	0	1	1	0
0	1	1	0	1	0	0	0
0	1	1	1	0	1	1	1
1	0	0	0	0	0	0	0
1	0	0	1	0	1	1	1

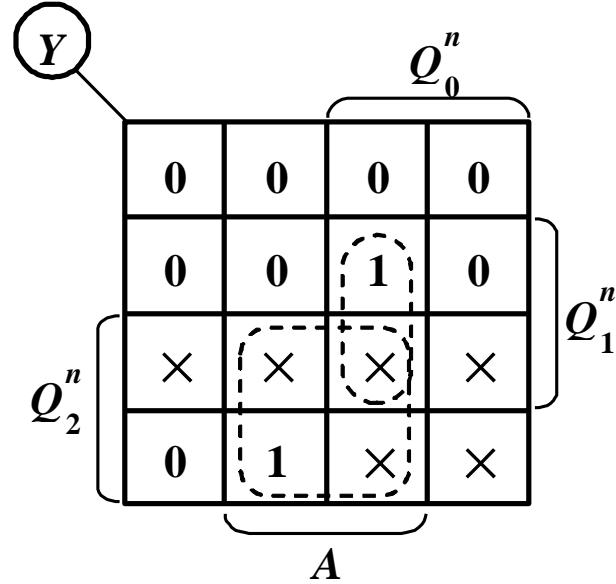
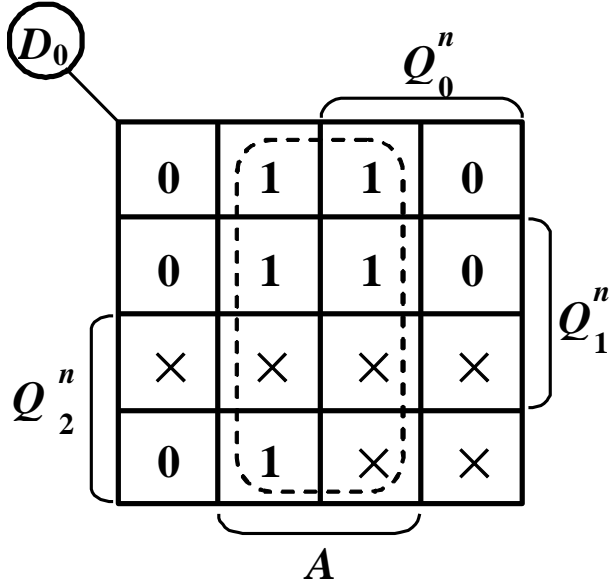
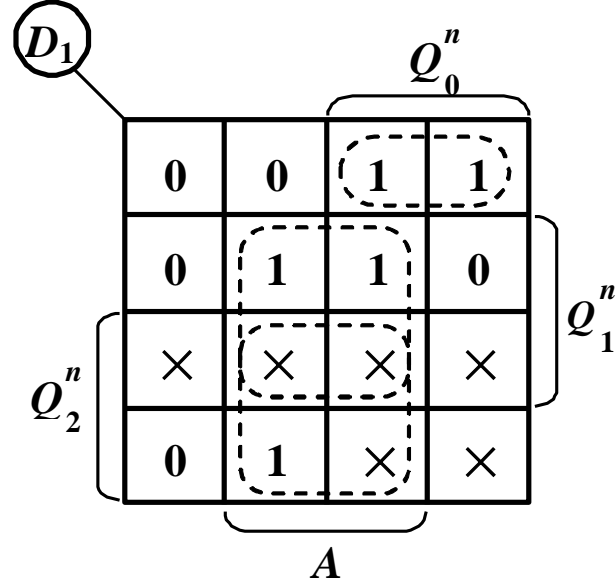
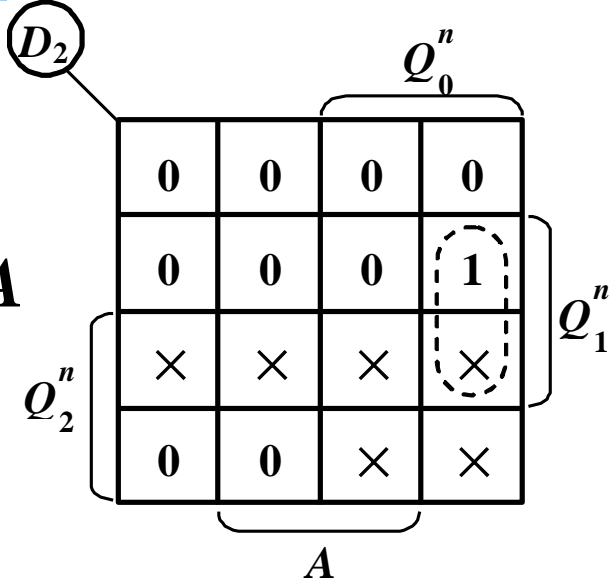


$$D_2 = Q_2^{n+1} = Q_1^n Q_0^n \bar{A}$$

$$D_1 = Q_0^n \bar{Q}_1^n + Q_1^n A + Q_2^n A$$

$$D_0 = Q_0^{n+1} = A$$

$$Y = Q_1^n Q_0^n A + Q_2^n A$$



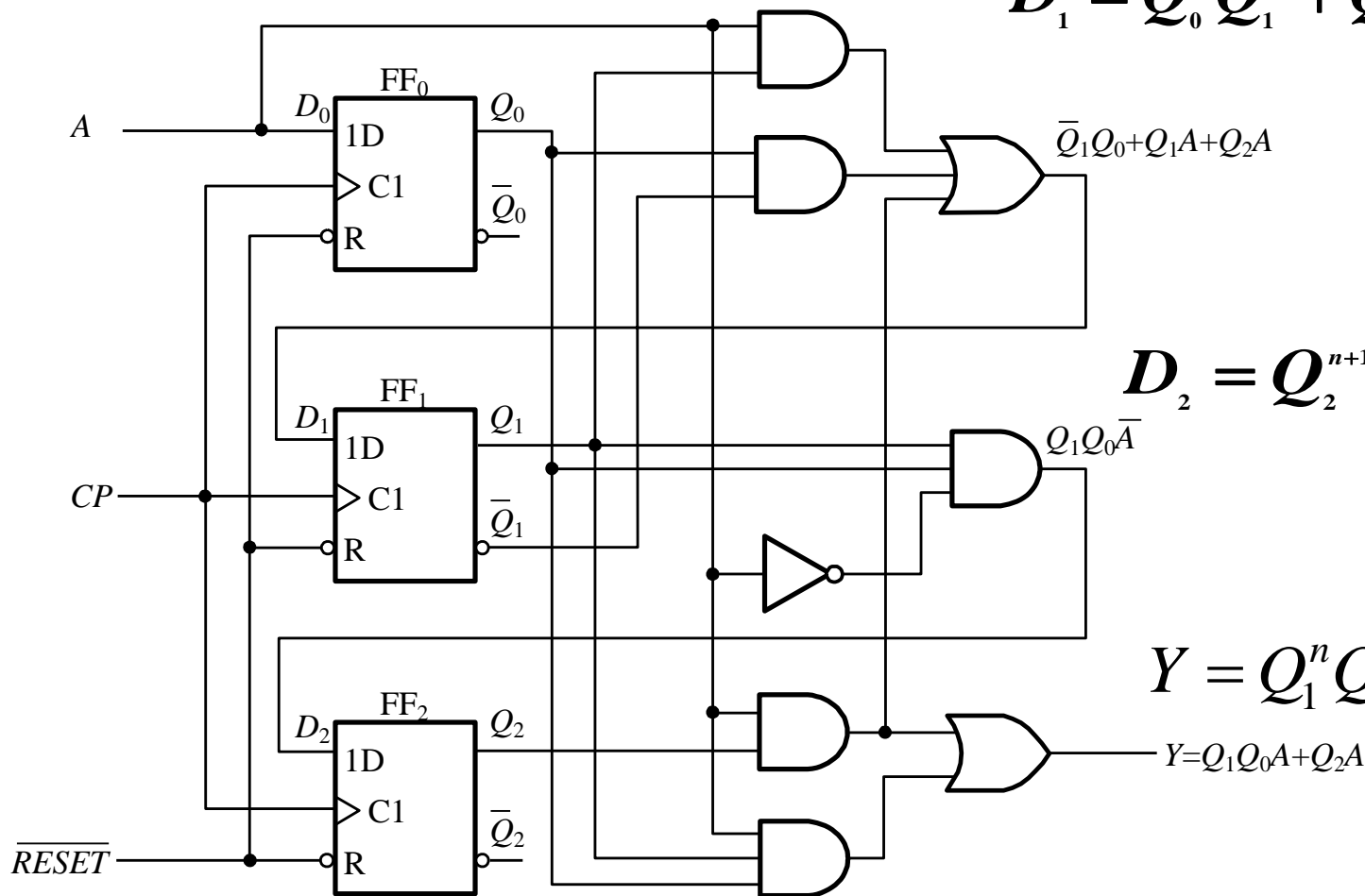




# 画出逻辑电路

$$D_0 = Q_0^{n+1} = A$$

$$D_1 = Q_0^n \overline{Q_1^n} + Q_1^n A + Q_2^n A$$



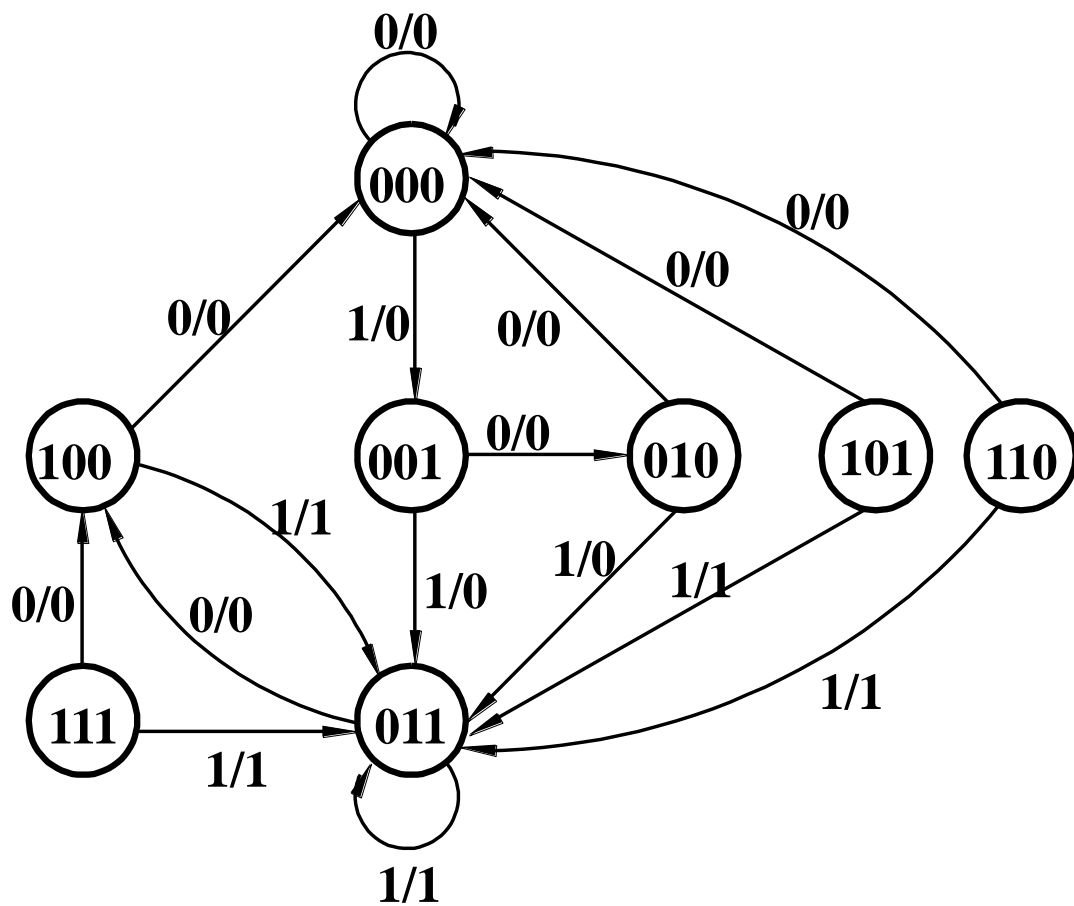
$$D_2 = Q_2^{n+1} = Q_1^n Q_0^n \overline{A}$$

$$Y = Q_1^n Q_0^n A + Q_2^n A$$

$$Y = Q_1 Q_0 A + Q_2 A$$



画出完整的状态图，检查所设计的计数器能否自启动。



$$D_2 = Q_2^{n+1} = Q_1^n Q_0^n \bar{A}$$

$$D_1 = Q_0^n \bar{Q}_1^n + Q_1^n A + Q_2^n A$$

$$D_0 = Q_0^{n+1} = A$$

$$Y = Q_1^n Q_0^n A + Q_2^n A$$



# 时序电路的分析与设计

下一节内容：

## 异步时序电路的分析与设计